

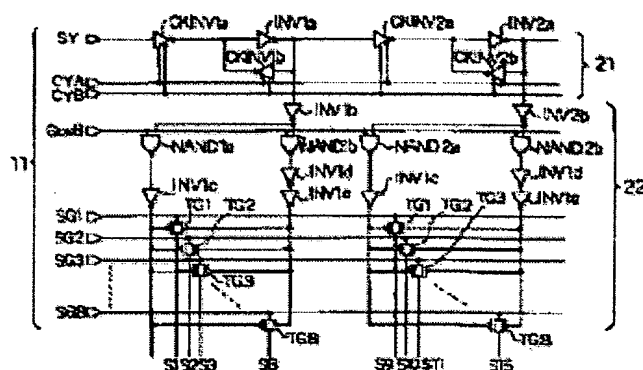
# DRIVING CIRCUIT, LIQUID CRYSTAL DISPLAY PANEL, DRIVING METHOD, MANUFACTURING METHOD AND DISPLAY DEVICE USING DISPLAY PANEL

**Patent number:** JP11142813  
**Publication date:** 1999-05-28  
**Inventor:** TAKAHARA HIROSHI  
**Applicant:** MATSUSHITA ELECTRIC IND CO LTD  
**Classification:**  
- international: **G02F1/133; G02F1/13; (IPC1-7): G02F1/133**  
- european:  
**Application number:** JP19970309026 19971111  
**Priority number(s):** JP19970309026 19971111

Report a data error here

## Abstract of JP11142813

**PROBLEM TO BE SOLVED:** To attain a high contrast display in a liquid crystal display.  
**SOLUTION:** An array substrate is formed by low temperature polysilicon technology and respective MOS transistor(TR) elements are formed on a light shielding film. An inverter power supply connected to transfer gates so as to be applied to source signal lines and a shift register circuit 21 are set as respectively different power supplies and the inverter power supply is set to a higher level. A capacitor is formed between a power supply wiring and a ground pattern to stabilize the power supply voltage of the circuit 21 by the capacitor. High molecular dispersed liquid crystal is used as a liquid crystal layer. Since high voltage can be impressed to the source signal line, high voltage can be impressed also to each pixel electrode. Thereby high contrast display is attained.



(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-142813

(43)公開日 平成11年(1999) 5月28日

(51)Int.Cl.<sup>9</sup>

G 0 2 F 1/133

識別記号

5 5 0

F I

G 0 2 F 1/133

5 5 0

審査請求 未請求 請求項の数27 O L (全 42 頁)

(21)出願番号

特願平9-309026

(22)出願日

平成9年(1997)11月11日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 高原 博司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 弁理士 松田 正道

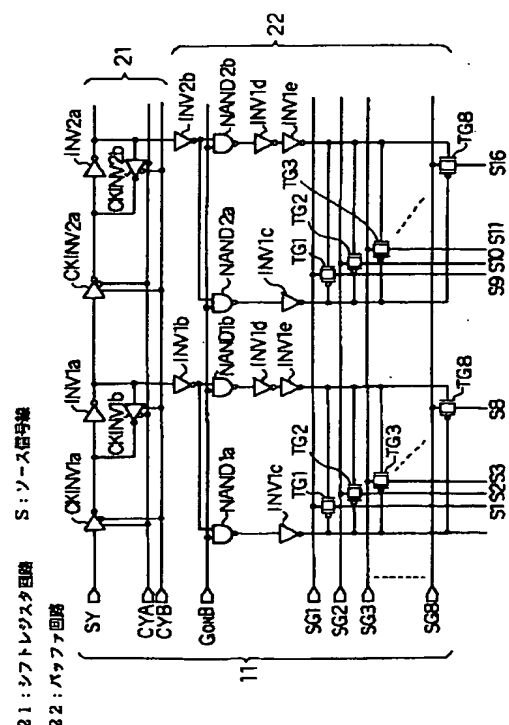
(54)【発明の名称】 ドライブ回路、液晶表示パネル、駆動方法、製造方法および表示パネルを用いた表示装置

(57)【要約】

【課題】 液晶表示において高コントラスト表示を実現すること。

【解決手段】 アレイ基板は低温ポリシリコン技術で形成し、各MOSトランジスタ素子は遮光膜上に形成する。ソース信号線に印加するトランファゲートに接続されたインバータ電源とシフトレジスタ回路21とは別電源とし、インバータ電源を高くする。また、電源配線とグラウンドパターン間にコンデンサを形成し、このコンデンサによりシフトレジスタ回路21の電源電圧を安定させる。液晶層として高分子分散液晶を用いる。

【効果】 ソース信号線に高電圧を印加できるため、画素電極にも高い電圧を印加できる。したがって、高コントラスト表示を実現できる。



## 【特許請求の範囲】

【請求項 1】 画素スイッチング素子と、前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に形成した表示パネルであって、シフトレジスタを構成する第 1 のゲート回路と、ソース信号線に信号を印加する第 3 のゲート回路と、前記第 3 のゲート回路をオンオフする第 2 のゲート回路と、前記第 1 のゲート回路の第 1 の電源と、前記第 2 および第 3 のゲート回路の第 2 の電源とを具備し、前記第 1 の電源の電圧よりも前記第 2 の電源の電圧の絶対値の方が大きいことを特徴とするドライブ回路。

【請求項 2】 シフトレジスタを構成する第 1 のゲート回路と、ソース信号線に信号を印加する第 3 のゲート回路と、前記第 3 のゲート回路をオンオフする第 2 のゲート回路とが形成された第 1 の基板と、対向電極が形成された第 2 の基板と、前記第 1 の基板と前記第 2 の基板間に挟持された、光散乱状態の変化として光学像を形成する液晶層とを具備し、前記第 1 のゲート回路の第 1 の電源の電圧の絶対値よりも、前記第 2 および第 3 のゲート回路の第 2 の電源の電圧の絶対値の方が大きいことを特徴とする液晶表示パネル。

【請求項 3】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に形成した表示パネルであって、シフトレジスタ回路と、前記シフトレジスタ回路に電圧を供給する第 1 の配線と、所定電位に保持された電源配線とを具備し、前記第 1 の配線と前記電源配線間に誘電体膜が形成され、前記第 1 の配線と前記電源配線を電極としてコンデンサが構成されていることを特徴とするドライブ回路。

【請求項 4】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に形成した表示パネルであって、シフトレジスタ回路と、前記シフトレジスタ回路に電圧を供給する第 1 の配線と、所定電位に保持された第 1 の電源配線および第 2 の電源配線とを具備し、前記第 1 の配線と前記電源配線間に誘電体膜が形成され、前記第 1 の配線と前記電源配線を電極としてコンデンサが構成され、前記第 1 の配線は、少なくとも前記第 1 および第 2 の電源配線と前記誘電体膜を介して重ねられていることを特徴とするドライブ回路。

【請求項 5】 第 1 の配線は、第 1 の電源配線と第 2 の

電源配線とを交互に前記誘電体膜を介して重ねられていることを特徴とする請求項 4 記載のドライブ回路。

【請求項 6】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に形成した表示パネルであって、第 1 の電源配線と、第 2 の電源配線と、電極に突起電極が形成されたコンデンサ手段とを具備し、前記コンデンサ手段が前記第 1 の電源配線と前記第 2 の電源配線とに導電接合層を介して接続されていることを特徴とするドライブ回路。

【請求項 7】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路と、第 1 の電源配線と、第 2 の電源配線とが形成された第 1 の基板と、対向電極が形成された第 2 の基板と、電極に突起電極が形成されたコンデンサ手段と、前記第 1 の基板と前記第 2 の基板間に挟持された、光散乱状態の変化として光学像を形成する液晶層とを具備し、前記コンデンサ手段が前記第 1 の電源配線と前記第 2 の電源配線とに導電接合層を介して接続されていることを特徴とする液晶表示パネル。

【請求項 8】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に形成した表示パネルであって、シフトレジスタを構成する第 1 のゲート回路と、ソース信号線に映像信号を印加する第 3 のゲート回路と、前記第 3 のゲート回路をオンオフする第 2 のゲート回路とを有する液晶表示パネルと、前記液晶表示パネルの温度を検出する温度センサと、前記温度センサの出力信号より、前記第 3 のゲート回路をオンオフするタイミングと前記第 3 のゲート回路に映像信号を印加するタイミングのうち少なくとも一方を制御する制御回路とを具備することを特徴とする液晶表示装置。

【請求項 9】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に形成した表示パネルであって、シフトレジスタを構成する第 1 のゲート回路と、ソース信号線に映像信号を印加する第 3 のゲート回路と、前記第 3 のゲート回路をオンオフする第 2 のゲート回路とを有する液晶表示パネルと、ソース信号線のうち偶数番目に位置するソース信号線に第 1 の信号を印加する第 4 のゲート回路と、ソース信号線のうち奇数番目に位置するソース信号線に第 2 の信号を印加する第 5 のゲート回路と、前記第 4 および第 5 のゲート回路をオンオフする制御駆動回路とを具備することを特徴とする液晶表示パネル。

【請求項 10】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板に

形成した表示パネルの駆動方法であって、シフトレジスタを構成する第 1 のゲート回路と、ソース信号線に映像信号を印加する第 3 のゲート回路と、前記第 3 のゲート回路をオンオフする第 2 のゲート回路とを有する液晶表示パネルと、ソース信号線のうち偶数番目に位置するソース信号線に第 1 の信号を印加する第 4 のゲート回路と、ソース信号線のうち奇数番目に位置するソース信号線に第 2 の信号を印加する第 5 のゲート回路と、前記第 4 および第 5 のゲート回路をオンオフする制御駆動回路とを利用し、映像信号のブランキング期間に前記第 4 のゲート回路および第 5 のゲート回路をオンさせ、前記ソース信号線に第 1 の信号または第 2 の信号を印加し、前記第 1 の信号と第 2 の信号とは極性がことなっていることを特徴とする液晶パネルの駆動方法。

【請求項 1 1】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とが同一基板上に形成した表示パネルであって、印加された信号を増幅する複数の増幅回路が前記基板上に形成され、前記増幅回路は薄膜抵抗を有することを特徴とする液晶表示パネル。

【請求項 1 2】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とが同一基板上に形成した表示パネルであって、印加された信号の振幅を調整する薄膜抵抗を有する調整回路が前記基板上に形成されていることを特徴とする液晶表示パネル。

【請求項 1 3】 薄膜抵抗上にガラス質からなる保護膜が形成されていることを特徴とする請求項 1 2 または請求項 1 3 記載の液晶表示パネル。

【請求項 1 4】 請求項 1 1 記載の液晶表示パネルの調整方法において、薄膜抵抗をレーザートリミングすることにより前記増幅回路の増幅度を調整することを特徴とする液晶表示パネルの調整方法。

【請求項 1 5】 画素スイッチング素子と前記画素スイッチング素子に信号を印加する駆動回路とを同一基板上に形成した表示パネルであって、放熱手段が前記駆動回路に接着層を介して接続されていることを特徴とする液晶表示パネル。

【請求項 1 6】 画素がマトリックス状に配置された第 1 の基板と、対向電極と 3 原色のカラーフィルタとが形成された第 2 の基板と、前記第 1 の基板と第 2 の基板間に挟持された液晶層とを具備し、前記カラーフィルタのうち、少なくとも一色は誘電体多層膜から構成され、他のカラーフィルタの一色は樹脂材料で構成されたいことを特徴とする液晶表示パネル。

【請求項 1 7】 3 原色のうち赤色のカラーフィルタが誘電体多層膜から構成されていることを特徴とする請求項 1 6 記載の液晶表示パネル。

【請求項 1 8】 液晶層は高分子分散液晶層であることを特徴とする請求項 1 6 記載の液晶表示パネル。

【請求項 1 9】 光発生手段と、前記光発生手段が放射する光を変調する請求項 1 6 記載の表示パネルと、前記表示パネルの光学像を投射する投射手段とを具備することを特徴とする投射型表示装置。

【請求項 2 0】 光発生手段と、前記光発生手段が放射する光を変調する請求項 1 6 記載の表示パネルと、

イエロー光を反射する第 1 の誘電体多層膜と、シアン光を反射する第 2 の誘電体多層膜とが透明基板の両面または片面に積層され、前記第 1 の誘電体多層膜と前記第 2 の誘電体多層膜はそれぞれ高屈折率層と低屈折率層とが交互に積層され、かつ前記透明基板側から数えて最終層が低屈折率層となる構成であり、前記第 1 の誘電体多層膜の光学的膜厚は、低屈折率層が略  $0.375\lambda_v$ 、高屈折率層の最終層を除く層が略  $1.125\lambda_v$  および低屈折率層の最終層が略  $0.188\lambda_v$  (ただし、 $\lambda_v$  はイエロー光の中心波長) であり、前記第 2 の誘電体多層膜の光学的膜厚は、低屈折率層が略  $0.625\lambda_c$ 、高屈折率層の最終層を除く層が略  $1.875\lambda_c$  および低屈折率層の最終層が略  $0.313\lambda_c$  (ただし、 $\lambda_c$  はシアン光の中心波長) の色フィルタと、前記表示パネルが形成する光学像を投影する投射手段とを具備することを特徴とする投射型表示装置。

【請求項 2 1】 前記第 1 の誘電体多層膜および第 2 の誘電体多層膜において、低屈折率層は  $MgF_2$ 、 $SiO_2$ 、 $Al_2O_3$  のいずれかであり、高屈折率層は  $TiO_2$ 、 $ZnS$ 、 $CeO_2$ 、 $ZrTiO_4$ 、 $HfO_2$ 、 $Ta_2O_5$ 、 $ZrO_2$  のいずれかであることを特徴とする請求項 2 0 記載の投射型表示装置。

【請求項 2 2】 前記光発生手段は封入金属元素としてネオジウム (Nd) を含むメタルハライドランプを有し、前記色フィルタは、前記光発生手段と光変調手段との間に配置されており、前記色フィルタのイエロー光の中心波長  $\lambda_v$  は  $577\text{ nm}$  であることを特徴とする請求項 2 0 記載の投射型表示装置。

【請求項 2 3】 光発生手段と、前記光発生手段が放射する光を変調する請求項 1 記載の表示パネルと、前記表示パネルの光学像を投射する投射手段とを具備することを特徴とする投射型表示装置。

【請求項 2 4】 紫外線が蛍光体に作用することにより白色光を発生する光発生手段と、前記光発生手段が放射する光を変調する請求項 1 または

10

20

30

40

50

請求項 20 のいずれかに記載の表示パネルと、前記光発生手段から放射する光を略平行光に変換する集光手段と、前記記光表示パネルの光学像を拡大して観察者に見えるようにする拡大手段とを具備することを特徴とするビューファインダ。

【請求項 25】 第 1 の基板に導電体膜およびアモルファスシリコン膜を形成し、前記導電体膜に電界を印加して渦電流を生じさせ、かつ前記アモルファスシリコン膜にレーザー光を照射して前記アモルファスシリコン膜を結晶化させることを特徴とする基板の製造方法。

【請求項 26】 第 1 の期間に第 1 の画面を表示し、前記第 1 の期間の次の第 2 の期間で黒表示を行う動作を交互に行うことを特徴とする表示パネルの駆動方法。

【請求項 27】 第 1 の期間に、偶数番目の画素行に画像を表示し、かつ奇数番目の画素行に黒表示を行い、前記第 1 の期間の次の第 2 の期間において、奇数番目の画素行に画像を表示し、かつ偶数番目の画素行に黒表示を行うことを特徴とする表示パネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は良好なコントラストおよび高輝度表示を実現できる表示パネル等および該表示パネルを低コストで製造できる製造方法と、前記表示パネルをライトバルブとして用いる投射型表示装置およびビューファインダ等に関するものである。

【0002】

【従来の技術】液晶表示パネルはCRTに比較して、軽量、薄型および低消費電力という特徴を有するため研究開発が盛んである。近年では、ノートパソコンの表示画面、ビデオカメラ等のモニタ、液晶プロジェクタ等に応用されている。

【0003】これらの液晶パネルはアモルファスシリコン技術で形成されている。そのため液晶表示パネルのドライブ回路をシリコンチップで形成し、液晶表示パネル上に実装する必要がある。そのため高コストである。そのため、近年では低温ポリシリコン技術でドライブ回路と表示領域を一体として形成する方法の研究開発が行なわれている。

【0004】また、液晶表示パネルは液晶の旋光特性を利用したツイストネマティック（以後、TNと呼ぶ）液晶が用いられている。

【0005】図 5 4 に示す TN 液晶 5 4 7 を用いた液晶表示パネルは、偏光板（偏光子）5 4 3 a を用いて入射光を直線偏光にする必要がある。また、液晶表示パネルの出射側にも液晶表示パネルで変調された光を検出するため、偏光板（検光子）5 4 3 b を配置する必要がある。つまり、TN 液晶表示パネルの前後には光を直線偏光にするための偏光子 5 4 3 a と、変調された光を検出するための検光子 5 4 3 b の 2 枚の偏光板 5 4 3 を配置

する必要がある。液晶表示パネルの画素開口率を 100%とし、偏光子 5 4 3 a に入射する光量を 100 とすると、偏光子 5 4 3 a より出射する光量は 40%、液晶表示パネルの透過率は 80%、検光子 5 4 3 b の透過率は 80%であるから、全体としての透過率は  $0.4 \times 0.8 \times 0.8 = \text{約 } 25\%$  となり、25%の光しか有効に利用できない。したがって、TN 液晶表示パネルでは低輝度画像表示しか実現できない。

【0006】また、図 5 5 に示すように液晶表示パネルは、アレイ基板 5 4 5 上にマトリックス状に画素電極 5 5 2 が形成される。また前記画素電極 5 5 2 にはスイッチング素子としての薄膜トランジスタ（以後、TFTと呼ぶ）が付加されている。対向基板 5 4 4 にはモザイク状のカラーフィルタ 5 4 6 およびITOからなる対向電極 5 5 1 が形成されている。対向電極 5 5 1 と画素電極 5 5 2 間には液晶層 5 4 7 が挟持されている。

【0007】図 5 4 の全体は従来の液晶投射型装置（以後、液晶プロジェクタと呼ぶ）の構成図である。メタルハライドランプ 5 4 1 a、凹面鏡 5 4 1 b および紫外線および赤外線（UVIR）カットフィルタ 5 4 1 c より光源は構成される。メタルハライドランプ 5 4 1 a から放射された光は凹面鏡 5 4 1 b で反射されて、フィールドレンズ 5 4 2 でライトバルブとしての液晶表示パネル 5 4 8 に導かれる。液晶表示パネル 5 4 8 で変調された光は投射レンズ 5 4 9 でスクリーン（図示せず）等に投射される。

【0008】

【発明が解決しようとする課題】上述したように、TN 液晶を用いる液晶表示パネルは光変調を行うのに偏光板を用いる必要があるため、光利用率が悪く、偏光板を用いない高分子分散液晶を用いれば光利用率が高くなるが、高コントラスト表示を行うためには液晶層を厚くして散乱特性を良好にする必要がある。しかし、液晶層を厚くすると画素に印加する駆動電圧が高くなるため、駆動するドライバ回路の電源電圧を高くしなければならないという課題がでる。

【0009】また、低温ポリシリコンで作製したドライバ回路は点順次駆動を行うためシフトレジスタの動作に応じて、パネル状に電源配線に電流が流れる。電源配線抵抗を低くするためには太い配線にすればよいが、パターン上不可能である。したがって、電源配線による電圧降下によりドライバ回路の動作が不安定となるという課題が生じる。

【0010】また、低温ポリシリコン技術で作製したトランスファゲート等のゲート回路はモビリティが悪いため、オン抵抗が高い。そのためソース信号線の充電に要する時定数が長いという課題もある。モビリティが悪いため映像信号は相分割して液晶表示パネルに印加する必要がある。各相分割された信号の振幅は互いに微妙に異なるという課題も発生する。振幅が異なると画面上に筋

が表示され、表示状態を劣化させる。さらにドライバ回路の温度依存性が大きいと、温度により画像の表示開始位置がずれるという課題もある。

【0011】また、樹脂のカラーフィルタを有する液晶表示パネルをライトバルブとして用いた液晶プロジェクタは色純度が悪くAV表示には不向きという課題もある。色純度が悪いと画像にコントラスト感がなく白っぽい表示となる。

【0012】本発明は以上の従来の課題を解決し、高コントラスト、高品位表示を実現する液晶表示パネルおよびそれを用いた液晶プロジェクタ等を提供するものである。

【0013】

【課題を解決するための手段】本発明の表示パネルはドライバ回路を低温ポリシリコン技術で形成する。ドライバ回路は第1の電源電圧と第2の電源電圧で駆動する。ソースドライバ回路ではシフトレジスタは第1の電源電圧で駆動し、ソース信号線に接続されたトランスファゲートおよびそれを駆動するインバータ回路は第2の電源電圧で駆動される。なお、第2の電源電圧は第1の電源電圧（絶対値）は高くされる。

【0014】また、ゲートドライバ回路ではシフトレジスタもしくはセレクト回路は第1の電源電圧で駆動され、ゲート信号線に接続されたインバータのゲートに接続されインバータは第2の電源電圧で駆動される。

【0015】また、本発明の表示パネルの電源配線はグラウンドパターンと誘電体膜と介して形成されている。前記グラウンドパターンと電源配線はコンデンサの電極となる。そのため、ドライバ回路への急激な電離電流の流入があっても、コンデンサに電荷がたくわえられているため、電源配線抵抗により電源電圧降下を引きおこすことがない。また、好ましくはグラウンドパターンは第1および第2のグラウンドパターンで形成されている。そのため、グラウンドパターンと電源配線とがショートしても容易にショート箇所を切りはなすことができ、歩留まりを向上できる。

【0016】また、本発明の表示パネルはコンデンサチップ等に突起電極を形成し、前記突起電極はアレイ基板上に形成されたITO電極と導電性接合層を介して接続される。前記ITO電極はドライバ回路等の電源配線と接続されている。

【0017】ドライバ回路はシフトレジスタの動作に応じてオンオフし、その時にパルス状に電源配線に電流が流れる。低温ポリシリコン技術は大容量のコンデンサを形成することが技術的に困難であるため、パルス状に電源配線に電流がながれると、電源電圧がさがり、シフトレジスタ等の動作が不安定となる。コンデンサチップ等を実装することにより電源電圧を安定させることができる。

【0018】本発明の表示パネルはソース信号線の一端

にブランキング時に電圧を印加できるゲート回路を形成している。ゲート回路のゲート端子に正電圧を印加することにより、各ソース信号線に所定電圧が書き込まれる。前記ゲート回路のあらかじめ所定電圧を一端子に印加しておくことにより、ソース信号線への書き込み時間を短縮する。

【0019】また、本発明の表示パネルには薄膜抵抗が複数形成されている。前記薄膜抵抗は増幅率あるいは信号振幅を調整することに用いられる。

【0020】通常、低温ポリシリコン技術で作製されるトランジスタはモビリティが低い、そのため、XGAあるいはSXGAの信号を液晶表示に入力して画像を表示するには、信号を分割処理する必要がある。しかし、この信号振幅はそれぞれ微妙に異なるため振幅値あるいは、増幅値の調整を行う必要がある。

【0021】本発明の表示パネルは前記薄膜抵抗をレーザトリミングすることにより振幅値あるいは増幅値の調整を行う。薄膜抵抗の表面にはガラス質の材料からなるオーバコートを形成している。

【0022】また、低温ポリシリコンの問題点はドライバ回路の温度依存性が大きい点である。温度によりドライバ回路を形成するインバータ、あるいはナンド（NAND）等のゲート回路のオンオフ特性が異なる。そのため信号を遅延時間に温度特性依存性がでるため、特に画面の左右方向で表示の開始位置がずれる。

【0023】本発明の表示パネルはドライバ回路にサーミスタ等の温度センサをはりつけドライバ回路の温度を検出し、前記温度センサの出力からカウンタのカウント数を変化させ、表示開始位置が一定となるようにしている。また、ドライバ回路に放熱板を取りつけ、放熱特性を良好にしている。温度センサとはその他白金抵抗、放射温度センサ、熱電対、ボジスタなどが例示される。

【0024】カラーフィルタを取りつけた液晶表示パネルをライトバルブとして用いる液晶プロジェクタの問題点は色純度が悪い点である。特に赤色が悪い。これはカラーフィルタは樹脂で形成されているため、含有する色素の影響で、赤色のカラーフィルタの領域を緑色の光が一部透過するためである。

【0025】本発明の表示パネルはカラーフィルタの3原色のうち少なくとも一色、特に赤色のカラーフィルタを光学的薄膜を積層して形成している。そのため、赤色の色純度は良好である。なお、他の緑等のカラーフィルタは樹脂で形成する。したがって安価である。

【0026】低温ポリシリコン技術ではアモルファスシリコン薄膜を蒸着し、前記アモルファスシリコン膜にレーザを照射することにより結晶化させる。その際、温度管理は重要である。温度管理を適正に行うことによりモビリティの高いポリシリコン膜を形成できる。

【0027】本発明ではMOSトランジスタを形成する領域にCr等で金属薄膜を形成する。前記金属薄膜は遮

10

20

30

40

50

光膜にもなる。金属薄膜を形成後にアモルファスシリコン膜を形成する。エキシマレーザ等でアニールする際に（あるいは前後に）、交流電界を基板に印加し、前記金属薄膜にうず電流を発生させる。このうず電流により前記金属薄膜は加熱されて、さらに、その金属薄膜の上層のアモルファス膜の温度も上昇させる。このように温度を所定値にした状態でレーザアニールすることにより、金属薄膜上で均一かつ、高モビリティのポリシリ膜を形成することができる。

【0028】液晶パネルの問題点に画像の応答性が遅い点がある。近年では液晶の応答時間が改善されて、表示状態も良好になりつつあるが、まだまだ動画の表示は不十分である。この原因の一つに、各画素1フレーム（もしくは1フィールド）期間、電荷を保持する点が考えられる。つまり、各画素はメモリ性をもっているため、応答性が遅く感じられるのである。CRT等は電子ビームで書き込むため表示は残光表示である。したがって、動画を表示しても良好である。

【0029】本発明の液晶表示パネル（PDP（プラズマディスプレイ）、有機ELにも応用できる）では入力した映像信号をA/D変換し、一時メモリに保持する。保持したデータを倍速で読み出し、液晶表示パネルに倍速で書き込む。残りの1/2フレーム（もしくは1/2フィールド）の期間は倍速で黒表示を液晶表示パネルに書き込む。以上のように倍速で書き込みまた、黒表示—画像表示—黒表示—画像表示とすることにより、動画表示状態が良好となる。

#### 【0030】

【発明の実施の形態】以下に本発明の実施の形態を図面を参照しながら説明する。図1は本発明の表示パネルの説明図である。点線の範囲は表示領域13であり、表示領域13にはTFT54と、共通電極19及び画素電極を電極として形成された付加容量14と、対向電極551及び画素電極間に挟持された液晶層15とが形成または配置されている。なお、本発明では主として液晶層15としてPD液晶で構成する。

#### 【0031】PD液晶の動作について図57(a)

(b)を用いて簡単に説明する。図57(a)(b)はPD液晶の動作の説明図である。図57(a)(b)において、樹脂成分（ポリマー）572中には水滴状の液晶（以後、水滴状液晶571と呼ぶ）が分散されている。画素電極552にはTFT（図示せず）等が接続され、TFTのオン、オフにより画素電極552に電圧が印加されて、画素電極552上の液晶配向方向を可変させて光を変調する。図57(a)に示すように電圧を印加していない状態では、それぞれの水滴状液晶571中の液晶分子は不規則な方向に配向している。この状態ではポリマー572と水滴状液晶（液晶成分）571との屈折率差が生じ、入射光は散乱する。

【0032】ここで図57(b)に示すように、画素電

極552に電圧を印加すると液晶分子の方向がそろう。液晶分子が一定方向に配向したときの屈折率をあらかじめポリマー572の屈折率と合わせておくと、入射光は散乱せずに対向基板544より出射する。

【0033】なお、図1ではスイッチング素子はTFTその他、リングダイオード、MIM等の2端子素子、あるいはバリキャップ、サイリスタ、MOSトランジスタ、FET等であってもよい。また、スイッチング素子とはプラズマにより液晶層に印加する電圧を制御するプラズマドレッシングのようなものも含まれる。

【0034】また、本発明の表示パネルはドライバ（ドライブ）回路と画素のスイッチング素子を同時に形成したものである。低温ポリシリコン技術で形成したものの他、高温ポリシリコン技術あるいはシリコンウエハなどの単結晶を用いて形成したものも技術的範囲にはいる。また、画素電極は透明電極で形成されたもののほか、金属薄膜で形成された反射型（方式）等も含む。画素電極は透明電極で形成されたもののほか、金属薄膜で形成された反射型（方式）等も含む。

【0035】TFT等を形成するアレイ基板545はガラス基板であり、コーニング社の7059を用いている。また、その板厚は1.1mmである。なお、基板544、545等はセラミック基板、シリコン基板、樹脂基板、樹脂フィルム、金属基板、石英基板であってもよい。

【0036】対向電極551は透明電極で形成され、材料としては酸化インジウム、ITO等が例示される。前記対向電極551と画素電極552間にはPD液晶573が挟持されている。本発明の液晶表示パネルに用いる液晶材料としてはネマティック液晶、スメクティック液晶、コレステリック液晶が好ましく、単一もしくは2種類以上の液晶性化合物や液晶性化合物以外の物質も含んだ混合物であってもよい。

【0037】なお、先に述べた液晶材料のうち、異常光屈折率 $n_o$ と常光屈折率 $n_e$ の差の比較的大きいシアノビフェニル系のネマティック液晶、または、経時変化に安定なトラン系、クロル系のネマティック液晶が好ましく、中でもトラン系のネマティック液晶が散乱特性も良好でかつ、経時変化も生じ難く最も好ましい。

【0038】高分子マトリックス材料としては透明なポリマーが好ましく、ポリマーとしては、製造工程の容易さ、液晶相との分離等の点より光硬化タイプの樹脂を用いる。具体的な例として紫外線硬化性アクリル系樹脂が例示され、特に紫外線照射によって重合硬化するアクリルモノマー、アクリルオリゴマーを含有するものが好ましい。中でもフッ素基を有する光硬化性アクリル樹脂は散乱特性が良好な液晶層（光変調層）15を作製でき、経時変化も生じ難く好ましい。

【0039】また、前記液晶材料は、常光屈折率 $n_o$ が1.49から1.54のものを用いることがこのまし

く、中でも、常光屈折率 $n_o$ が1.50から1.53のものをを用いることがこのましい。また、屈折率差 $\Delta n$ が0.20以上0.30以下のものをを用いることが好ましい。 $n_o$ 、 $\Delta n$ が大きくなると耐熱、耐光性が悪くなる。 $n_o$ 、 $\Delta n$ が小さければ耐熱、耐光性はよくなるが、散乱特性が低くなり、表示コントラストが十分でなくなる。

【0040】以上のことおよび検討の結果から、光変調層15の構成材料として、常光屈折率 $n_o$ が1.50から1.53、かつ、 $\Delta n$ が0.20以上0.30以下の10  
トラン系のネマティック液晶を用い、樹脂材料としてフッ素基を有する光硬化性アクリル樹脂を採用することが好ましい。

【0041】このような高分子形成モノマーとしては、2-エチルヘキシルアクリレート、2-ヒドロキシエチルアクリレート、ネオペンチルグリコールアクリレート、ヘキサンジオールジアクリレート、ジエチレングリコールジアクリレート、トリプロピレングリコールジアクリレート、ポリエチレングリコールジアクリレート、トリメチロールプロパントリアクリレート、ペンタエリス20  
リトールアクリレート等々である。

【0042】オリゴマーもしくはプレポリマーとしては、ポリエステルアクリレート、エポキシアクリレート、ポリウレタンアクリレート等が挙げられる。

【0043】また、重合を速やかに行う為に重合開始剤を用いても良く、この例として、2-ヒドロキシ-2-メチル-1-フェニルプロパン-1-オン（メルク社製「ダロキュア1173」）、1-(4-イソプロピルフェニル)-2-ヒドロキシ-2-メチルプロパン-1-オン（メルク社製「ダロキュア1116」）、1-ビド30  
ロキシシクロヘキシルフェニルケトン（チバガイキー社製「イルガキュア184」）、ベンジルメチルケタール（チバガイギー社製「イルガキュア651」）等が掲げられる。その他に任意成分として連鎖移動剤、光増感剤、染料、架橋剤等を適宜併用することができる。

【0044】なお、樹脂材料が硬化した時の屈折率 $n_s$ と、液晶の常光屈折率 $n_o$ とは略一致するようにする。液晶層に電界が印加された時に液晶分子が一方に配向し、液晶層の屈折率が $n_s$ となる。したがって、樹脂の屈折率 $n_s$ と一致し、液晶層は光透過状態となる。屈折率 $n_s$ と $n_o$ との差異が大きいと液晶層に電圧を印加しても完全に液晶層が透明状態とならず、表示輝度は低下する。屈折率 $n_s$ と $n_o$ との屈折率差は0.1以内が好ましく、さらには0.05以内が好ましい。

【0045】PD液晶層15中の液晶材料の割合はここで規定していないが、一般には30重量%~90重量%程度がよく、好ましくは60重量%~90重量%程度がよい。30重量%以下であると液晶滴の量が少なく、散乱の効果が乏しい。また90重量%以上となると高分子と液晶が上下2層に相分離する傾向が強まり、界面の割50

合は小さくなり散乱特性は低下する。PD液晶層15の構造は液晶分率によって変わり、だいたい50重量%以下では液晶滴は独立した水滴状（ドロブレット）として存在し、50重量%以上となると高分子と液晶が互に入り組んだ連続層となる。

【0046】水滴状液晶の平均粒子径または、ポリマーネットワークの平均孔径は、0.5 $\mu$ m以上3.0 $\mu$ m以下にすることが好ましい。中でも、0.8 $\mu$ m以上2 $\mu$ m以下が好ましい。PD液晶表示パネルが変調する光が短波長（たとえば、B光）の場合は小さく、長波長（たとえば、R光）の場合は大きくする。水滴状液晶の平均粒子径もしくはポリマー・ネットワークの平均孔径が大きいと、透過状態にする電圧は低くなるが散乱特性は低下する。小さいと、散乱特性は向上するが、透過状態にする電圧は高くなる。

【0047】本発明にいうPD液晶とは、液晶が水滴状に樹脂中に分散されたもの（図57参照）、樹脂がスポンジ状（ポリマーネットワーク）となり、そのスポンジ状間に液晶が充填されたもの等が該当し、他に特開平6-208126号公報、特開平6-202085号公報、特開平6-347818号公報、特開平6-250600、特開平5-284542、特開平8-179320に開示されているような樹脂が層状等となっているものも包含する。また、特公平3-52843号公報のように液晶がカプセル状の収容媒体に封入されているものも含む。さらには、液晶または樹脂572中に二色性、多色性色素を含有されたものも含む。また、類似の構成として、特開平6-347765号公報もあり、これらもPD液晶を呼ぶ。さらに、液晶層は一層ではなく2層以上に多層に構成されたものも含む。

【0048】なお、液晶層15はPD液晶としたが、かならずしもこれに限定するものではなく、TN液晶層あるいはゲストホスト液晶層ホメオトロピック液晶層、強誘電液晶層、反強誘電液晶層、コレステリック液晶層であってもよい。また、本発明のドライバ構成の発明であるから同様のドライバ構成をもつプラズマディスプレイ（PDP）、有機ELディスプレイにも適用される。

【0049】液晶層15の膜厚は5~20 $\mu$ mの範囲が好ましく、さらには8~15 $\mu$ mの範囲が好ましい。膜厚が薄いと散乱特性が悪くコントラストがとれず、逆に厚いと高電圧駆動を行わなければならなくなり、TFT554をオンオフさせる信号を発生するXドライバ12、ソース信号線555に映像信号を印加するYドライバ553の設計などが困難となる。

【0050】液晶層15の膜厚制御としては、黒色のガラスビーズまたは黒色のガラスファイバー、もしくは、黒色の樹脂ビーズまたは黒色の樹脂ファイバーを用いる。特に、黒色のガラスビーズまたは黒色のガラスファイバーは、非常に光吸収性が高く、かつ、硬質のため液晶層15に散布する個数が少なくてすむので好ましい。



【0051】図27に示すように画素電極552と液晶層15間および、液晶層15と対向電極551間に絶縁膜271a, bを形成することは有効である。絶縁膜271としてはTN液晶表示パネル等に用いられるポリイミド等の配向膜、ポリビニールアルコール(PVA)等の有機物、 $\text{SiO}_2$ 、 $\text{SiNx}$ 、 $\text{Ta}_2\text{O}_5$ 等の無機物が例示される。好ましくは、密着性等の観点からポリイミド等の有機物がよい。

【0052】PD液晶は液晶分子を配向させる必要がないため、配向膜は必要がない。しかし、TN液晶と比較してPD液晶層15は比較的、比抵抗が低い。そのため画素電極552に印加された電荷を1フィールド(1/30または1/60秒)の時間のあいだ完全に保持できない場合がある。保持できないと液晶層15が完全に透明状態とならず、表示輝度が低下する。ポリイミド等の有機物からなる薄膜は比抵抗が非常に高い。したがって、有機物からなる薄膜を電極上に形成することにより電荷の保持率を向上できる。そのため、高輝度表示および高コントラスト表示を実現できる。

【0053】PD液晶15はぬれ性が悪いという問題もある。対向電極551と液晶層15とは熱収縮率が異なる。絶縁膜271は液晶層15を電極とが剥離するのを防止する効果もある。前記絶縁膜271が接着層および緩衝層としての役割をはたし、基板544、542と液晶層15との剥離が発生しにくくなる。

【0054】また、有機物からなる絶縁膜271を形成すれば、液晶層15のポリマーネットワークの孔径あるいは水滴状液晶の粒子径がほぼ均一になるという効果もある。これは対向電極551、画素電極552上に有機残留物がのこっていても絶縁膜271で被覆するためと考えられる。被覆の効果はポリイミドよりもPVAの方が良好である。これはポリイミドよりもPVAの方がぬれ性が高いためと考えられる。しかし、パネルに各種の絶縁膜271を作製して実施した信頼性(耐光性、耐熱性など)試験の結果では、TN液晶の配向膜等に用いるポリイミドを形成した表示パネルは経時変化がほとんど発生せず良好である。PVAの方は保持率等が低下する傾向にある。そのため、ポリイミドを絶縁膜271として用いることが好ましい。

【0055】なお、有機物で絶縁膜271を形成する際、その膜厚は0.02 $\mu\text{m}$ 以上の0.1 $\mu\text{m}$ の範囲が好ましく、さらには0.03 $\mu\text{m}$ 以上0.08 $\mu\text{m}$ 以下が好ましい。

【0056】図1のYドライバ回路11は複数の入力端子17をもつ。また同様にXドライバ回路12も複数の入力端子18をもつ。Yドライバ回路11はソース信号線555に映像信号を出力し、また、Xドライバ回路12はゲート信号線553にTF T 554をオンオフさせる信号を出力する。

【0057】Yドライバ回路11は図2に示す構成であ

る。図中CK INVはクロックドインバータであり、図3(b)で示す等価回路の構成である。また、2個のPチャンネルMOSトランジスタと、2個のnチャンネルとMOSトランジスタで構成される。また、NANDはナンドであり図4(b)で示す等価回路の構成である。先と同様に2個のPチャンネルMOSトランジスタと、2個のnチャンネルMOSトランジスタから構成される。TGはトランスファークロークであり図5(b)に示すように、1個のPチャンネルMOSトランジスタと1個のnチャンネルMOSトランジスタから構成される。図2中のINVはインバータであり図6(b)で示されるように、それぞれ1個のnチャンネルとPチャンネルのMOSトランジスタで構成されている。

【0058】本発明の表示パネルは縦768ドット横1024ドットのXGAパネルであり、シフトレジスタ等のモビリティ( $\mu$ )の特性から映像信号をSG1~SG8の8分割して入力している。したがって、シフトレジスタが1つデータを転送するごとに8つのTGがオンもしくはオフ状態となる。

【0059】Yドライバ回路11は大きくわけてシフトレジスタ回路21とバッファ回路22から構成される。シフトレジスタ回路21はスタートパネルをSY端子に印加し、クロック端子CYA, CYBに互いに逆位相のクロック信号を印加することにより、スタートパルス(データ)比順次転送する。GONB端子は通常Hレベルに保持される。GONB端子をLレベルにすれば、すべてのソース信号線に接続されたTGはオン状態となる。各TGには映像信号が印加され、INVの出力によりTGがオンし、前記映像信号をソース信号線Sに書き込む。バッファ回路22は主としてINVとTGで構成される。INV1c, 1d, 1eはNANDの出力をTGに伝達するために配置される。

【0060】通常、TGはソース信号線の容量10~20PFを100~300nsec期間内に充電する必要があるため、オン抵抗を小さくする必要がある。そのため、チャンネル長Lに対して、チャンネル幅Wが大きい。1例としてチャンネル長Lが10 $\mu\text{m}$ に対し、PチャンネルのMOSトランジスタでは200~500 $\mu\text{m}$ である。しかし、Wが大きくなると、TGのゲート

(G)端子の入力容量が大きくなり、ゲート(G)端子に接続されたINV1c, INV1eも大きくなってしまふ。TGの大きさはパネルサイズとも関係する。パネルサイズが大きくなれば、ソース信号線の時定数も大きくなりTGも大きくする必要があるからである。検討の結果、パネルの対角長をd(インチ)TGのPチャンネル長L(シングルゲート時、ダブルゲート時は2倍)、Pチャンネル幅をWとしたとき、以下の数式を満足する必要があった。

【0061】

【数1】

$$\frac{400}{d} \leq \frac{W}{L} \leq \frac{2000}{d}$$

【0062】さらにPチャンネルのモビリティを $\mu$ とすると、以下の数式の範囲が良好である。

【0063】

【数2】

$$\frac{20\mu}{d} \leq \frac{W}{L} \leq \frac{100\mu}{d}$$

【0064】中でも実験等の結果から（数3）の範囲が最適と考えられる。

【0065】

【数3】

$$\frac{30\mu}{d} \leq \frac{W}{L} \leq \frac{60\mu}{d}$$

【0066】図2では説明を容易にするために、INV1eは図6に示すように単なるインバータとして説明してきたが、実際は図8に示す構成である。なお説明を容易にするためにTGはTG1とし、図8に示すa端子はINV1dの出力と接続されているとする。

【0067】INV1eはインバータ回路81と昇圧回路82から構成される。昇圧回路82は4個のPチャンネルMOSトランジスタと2個のnチャンネルMOSトランジスタから構成され、電源電圧は $+V_2$ と $-V_1$ 電源に接続されている。一方インバータ回路81は $+V_1$ 電源と $-V_1$ 電源に接続されている。一方インバータ回路81は $+V_1$ 電源と $-V_1$ 電源に接続されている。

【0068】電源は $+V_2$ は $+V_1$ に対し、 $V_2 > V_1$ なる関係がある。 $+V_1$ および $-V_1$ 電源電圧はシフトレジスタ回路21の電源電圧でもある。つまりシフトレジスタ回路21は、比較的低い電圧で駆動され、INV1e（あとで説明するがZNV1cも）等のTGのゲートに接続されるものが高い電圧とされる。これは以下の理由による。

【0069】低温ポリシリコンで形成されたMOSトランジスタはゲート絶縁膜の特性に問題が生じやすく、そのため電源電圧を高くすると、電荷注入等の問題が生じて特性劣化をおこしやすい。この現象は特にACストレスが強い場合、駆動周波数が高い場合に生じやすい。シフトレジスタは比較的駆動周波数が高く、クロック等によりパルス状の信号が印加される。そのためACストレス等により劣化が生じやすい。一方、TGおよびそれを駆動するINVは動作速度も遅く、ACストレスも強くはない。また、TGのゲート（GおよびネガティブG）端子に入力する電圧が高いほどTGのオン抵抗は低下し、ソース信号線に高い電圧をより速く書き込むことができる。ソース信号線に高い電圧を書き込めれば、画素電極に高い電圧を書き込むことができ、PD液晶層15

の膜厚が厚くとも駆動できるから、高コントラスト表示を実現できる。

【0070】したがって、本発明ではTGのゲートを駆動するINVもしくはバッファ回路22の電源電圧もしくは電源電圧の絶対値を、シフトレジスタ回路21の電源電圧よりも高くなる。このように構成することにより高コントラスト表示、ひいては高品位表示を実現できる。

【0071】なお、TGは少なくともLDD（ロードーピングドレイン）構造を採用する。またMOSトランジスタを形成後、500～650度のアニール1～2時間を行うとよい。アニールを行うことにより特性劣化をおこしにくくなる。また、TGは図5に示す。構成としたが、これに限定するものではなく図59に示すように1個のnチャンネルMOSトランジスタでTGを構成してもよい。また、図59に示すようにTGを駆動するINV591の電源電圧を $+V_2$ （ $-V_2$ ）とし、前記INV591のゲートに接続されたINV592の電源電圧を $+V_1$ （ $-V_1$ ）としてもTGのゲートに入力する電圧を高くできることは言うまでもない。また、図8は正方向の電源電圧を昇圧する構成であったが、図10（a）に示す構成を採用することにより負方向の電源電圧を昇圧することができる。なお、図10（b）は正方向の電圧（振幅）を昇圧する構成である。

【0072】図1のXドライバ回路12の構成を図7に示す。Xドライバ回路12にも大きくわけてRSフリップフロップ等からなるシフトレジスタ回路71およびバッファ回路72からなる。シフトレジスタ回路71はS端子に印加されたスタートパルスをクロック端子CXA、CXBに印加されたクロックで順次シフトしていく。なお、CXAとCXBに印加されるクロックは1水平期間（1H）ごとに交互に入力される。RSフリップフロップの出力はINVに入力され、NANDおよびINV等を介してオンオフバッファ73（INV）のゲートに入力される。オンオフバッファ73はPチャンネルのMOSトランジスタの一端子がTFTをオンする電圧（ $V_{on}$ ）配線に接続され、nチャンネルとのMOSトランジスタの一端子がTFTをオフする電圧（ $V_{off}$ ）配線に接続されている。オンオフバッファ73のゲート端子にHレベル電圧が加わることによりnチャンネルのMOSトランジスタがオンし、各ゲート信号線にオフ電圧（ $V_{off}$ ）が印加される。

【0073】また、オンオフバッファ73のゲートにLレベル電圧が加わることにより、PチャンネルMOSトランジスタがオンし、各ゲート信号線にオン電圧（ $V_{on}$ ）が印加される。

【0074】Xドライバ回路12でもYドライバ回路11と同様にオンオフバッファ73に信号を印加するインバータINV\*dは昇圧回路が組みこまれている。各インバータINV\*dは説明を容易にするためにここでは

INV1dを例にあげて説明をする。＊は1～5である。

【0075】INV1dおよびオンオフバッファ73のMOS等価構成を図9に示す。INV1dはインバータ91と昇圧回路92から構成される。ただし、論理的にインバータ機能がはいる場合は、論理（インバータの回数を）考慮しなければならない。図8と図9の差異は $+V_2$ が $V_{on}$ に $-V_1$ が $V_{off}$ に替わった点である。図9の構成をとることにより、シフトレジスタは $+V_1$ と $-V_1$ 電圧の比較的低電圧で駆動し、オンオフバッファ73とそれを駆動するインバータ等を高い電圧 $V_{on}$ 、 $V_{off}$ で駆動することができる。そのため液晶表示パネルのゲート信号線に高い電圧（ $V_{on} > +V_1$ 、 $V_{off} < -V_1$ ）を印加することができ、画像TFTのオン抵抗を十分低減でき、かつ、画素電極に高い映像信号を印加できる。したがって、PD液晶層15の膜厚を厚くでき高コントラスト表示を実現できる。なおドライバ回路においても図10（a）の構成を適用することができる。

【0076】以上のXドライバ回路12およびYドライバ回路11の構成は液晶表示パネルを例示して説明したが、これに限定されるものではない。たとえばプラズマディスプレイ（PDP）、ELディスプレイ等また、単純マトリックス型液晶表示パネル等にも適用できる。

【0077】低温ポリシリコンあるいは高温ポリシリコン等の1つの基板上に画素領域と前記領域を駆動するドライバ回路を同時に形成するデバイスで問題になる点に、電源配線の安定度があげられる。ドライバ回路11、12等はシフトレジスタの動作に応じてパルス的に電流を消費する。パルス状の電流は電源配線を通れる。アクティブマトリックス2型液晶表示パネル等では、ドライバ回路をシリコンチップで形成し、後付けして実装し、また、電源配線等も太くできるから前記パルス状の電流が流れても問題が生じにくい。または、パルス状の電流が流れないように形成できる。低温ポリシリコンパネル等では電源配線も細く、かつドライバ回路の性能もわるい。そのため、どうしても電源配線にパルス状の電流が流れやすい。パルス状の電流は配線に電圧降下を発生させる。電圧降下が生じるとシフトレジスタ等が誤動作をおこす。

【0078】本発明は前記電源配線の電圧降下を防止するために、図11、図12に示すようにグラウンドパターンと電源配線でコンデンサを形成している。このコンデンサによりパルス電流を吸収する。

【0079】グラウンドパターン121は電源配線の下層または上層に形成されており、所定電位（たとえばGND電位、液晶表示パネルであれば共通電極19電位）に固定されている。グラウンドパターン121は121aと121bの2つからなり、図11に示すように互いにくし状に配置されている。またグラウンドパターン121a

と121bは電氣的に分離されている。グラウンドパターン121上には $SiO_2$ 、 $SiN_x$ 、 $Ta_2O_5$ 等の誘電体膜122が1000～3000オングストローム形成されている。誘電体膜122は薄い方がよいがあまり薄いとピンホールが生じてしまう。前記誘電体膜122上に各電源配線123が形成されている。また電源配線123の酸化等を防止するために電源配線123上には $SiN_x$ 、 $SiO_x$ 等の保護膜124が形成されている。

【0080】コンデンサは電源配線123とグラウンドパターン121を両電極として形成される。このコンデンサによりパルス状の電流を平滑させて、電源配線の電圧降下を防止する。これらのコンデンサはドライバ回路11、12の直前に形成されるため、その効果は大きい。

【0081】しかし、誘電体膜122にピンホール111が発生し、電源配線123とグラウンドパターン121間がショートする可能性がある。図11のピンホール111は電源配線123aとグラウンドパターン121a間に発生したものである。電源配線123がグラウンドパターンとショートすると電源配線の電位がグラウンドパターンの電位と同一になり、電流を給電することができない。その時は図11に示すようにピンホール111の発生箇所を検出し、レーザ光等を用いてBB'線でグラウンドパターン121aの一部を切断する。グラウンドパターンを121aと121bに分離したのは、この切断を行うことにより発生したピンホール111による不良発生を除去するためである。なお、ピンホールの発生箇所は、グラウンドパターン121aと電源配線123aの一端間との抵抗値を測定することにより、ほぼ発生箇所を特定することが出来る。発生箇所を特定すれば発生箇所の確定は目視検査により行う。ピンホールを目視により検出できない場合は、発生していると思われる箇所近傍のグラウンドパターン121aのくし部を順次切断していけばよい。

【0082】また、グラウンドパターン121aと電源配線123a間に大きな電流を流すことによりピンホール111部で発熱するから、電源配線123上に液晶材料等、温度により変化する材料を塗布しておけばピンホール箇所は容易に目視検査により発見できる。またふく射温度計によってもピンホール111箇所を特定することができる。

【0083】以上は電源配線123とグラウンドパターン121でコンデンサを形成する方法であった。さらにコンデンサ容量が必要な場合は、図13に示すようなチップコンデンサ131をアレイ基板545上に直接実装する。チップコンデンサ131は積層セラミックで構成されており、裏面にコンデンサの端子となるA1で形成された電極132が形成されている。電極132にはAuからなる50～200 $\mu m$ の高さの突起電極133が形成されている。

【0084】一方、アレイ基板545にはITO電極1

35が形成され、前記ITO電極135はA1配線137と薄膜136を介して接続されている。薄膜136を形成するのはITO電極135と配線137のA1とが直接接触しないようにするためである。これはITOとA1とが接触すると電池となり腐食するからである。薄膜136の材料としてはTi、Cr等である。

【0085】突起電極133とITO電極135とは導電性接合層134を介して電氣的に接続をする。前記導電性接合層134は接着剤としてアクリル系、フェノール系を主剤とし、Ag、Au、Ni、C、SnO<sub>2</sub>などのフレイク混ぜたものであり、転写等の技術を用いて突起電極133上に形成する。

【0086】導電性接合層134とITO電極135との接続は、突起電極133に導電性接合層134を形成し、ITO電極135と突起電極133とを位置あわせる。この際、アレイ基板545の裏面Cから突起電極133位置を検出しながら行う。ITO電極135は透明であるため良好に位置あわせを行える。

【0087】位置あわせ後、チップコンデンサ131を押圧した後、電気オープン、ヒートコラム等を用いて加熱接着法にて導電性接合層134を硬化させる。この際まず120度で仮硬化してから、150～200度の温度で本硬化を行うとよい。

【0088】なお、ITO電極135部にA1膜が形成されている場合は、前記導電性接合層134としてInSnを用いA1膜と合金接続を行う。また導電性接合層134の樹脂成分として紫外線(UV)硬化樹脂が用いられている場合は、基板545の裏面から紫外線を照射することにより硬化を行う。

【0089】なお、チップコンデンサ131の表面にはフェノール樹脂等を用いて封止する(封止樹脂602)。封止樹脂602を形成することにより、チップコンデンサ131等が剥離することがなくなり、また導電性接合層134の接着強度も強化される。

【0090】以上のように、アレイ基板545に形成された電源配線123、配線137等に直接チップコンデンサ131を実装することにより電源配線123等の電圧降下が少なくなり安定化し、大きな効果がある。なお、本発明の技術は説明を容易にするため液晶表示パネルを例にあげて説明をしているが、これに限定するものではなく、他のポリシリコン技術(低温ポリシリコン、高温ポリシリコン、単結晶シリコン、多結晶シリコン)で形成したパネルに適用されるものである。たとえば当然のことながら反射型の表示パネルにも適用される。以後に示す本発明についても同様である。

【0091】またチップコンデンサ131の挿入位置としては電源配線123にかぎらず、液晶表示パネルの対向電極551とGND間に挿入することも大いに効果がある。

【0092】ここで本液晶表示パネルの信号処理回路に

ついて図14を用いて説明をしておく。図14は本発明の信号処理回路のブロック図である。水平同期信号(以後HS信号と呼ぶ)、垂直同期信号(以後VS信号と呼ぶ)および映像信号(SIG)は相展開回路143に入力される。相展開回路143は映像信号(SIG)を本発明では8相に相展開する。これは本発明のドライバ回路11は低温ポリシリコン技術で形成しているためモビリティ( $\mu$ )が低く、相展開(分離処理)しなければ画像表示を行うことができないからである。

【0093】一方、HS信号は位相ロックループ(PLL)回路142に入力され、PLL回路142はクロックを発生させる。このクロックにより相展開回路143は相展開され、また、 $\gamma$ 処理回路144は $\gamma$ 処理等を行う。

【0094】相展開回路143で相展開された信号は $\gamma$ 処理回路144で $\gamma$ 処理され、液晶を交流駆動するために反転処理回路145で極性反転信号が形成される。極性反転処理された信号はYドライバ回路11に入力される。一方、クロック(CLK)はパネルクロック発生回路146でSY、CYA、CYB、SX、CXA、CXBの信号が作られ、Yドライバ回路11およびXドライバ回路12に入力される。

【0095】図15は本発明の液晶表示パネルの表示領域部およびその周辺部の等価回路である。ソース信号線的一端にはnチャンネルMOSトランジスタからなる電流充電ゲート回路(以後、PCと呼ぶ)が形成されている。希望番目のPCは希数番目のソース信号線に接続され、偶数番目のPCは偶数番目のソース信号線と接続されている。希数番目のPCのゲート端子はPCGa端子が、偶数番目のPCのゲート端子はPCGb端子が接続されており、PCGa、PCGb端子をHレベルにすることによりPCのソース端子に接続されたV1またはV2端子の電圧をソース信号線に書き込む。またPCGa、PCGb端子をLレベルにすることによりPCのソース端子とドレイン端子は絶縁状態にされる。

【0096】ソース信号線Sにはコンデンサがみかけ上あるいは意図的に形成されまた、ソース信号線Sは抵抗値を有する。したがって、ソース信号線に電圧を書き込むには一定の時間を必要とする。

【0097】アモルファスシリコンパネルではドライバ回路がシリコンチップで形成されているため、シリコンチップ内部にサンプルホールド回路を内蔵し、したがって、すべてのソース信号線に一度に信号を書き込む線順次駆動(書き込み)を行うことができる。しかし、低温ポリシリコンパネルでは、ドライバ回路のモビリティが低く、またサンプルホールド回路を形成することが困難であるため、複数のソース信号線の組に順次信号を書き込む点順次駆動(書き込み)しか実現することができない。そのため1つのソース信号線への書き込み時間が短い。

【0098】書き込み時間はソース信号線の時定数 $T$ の3倍から5倍を確保する必要があるが、これは設計上容易ではない。実現のためには $TG$ の大きさを大きくする必要があり、表示パネル画額が大きくなり、消費電力も大きくなる。本発明では $PC$ を形成することによりこの問題を解決している。

【0099】図16はその駆動方法の説明図である。映像信号において $a$ 点は画面の左端の画素電極 $a$ に書き込まれる振幅値を、 $b$ 点は画面の中央の画素電極 $b$ に書き込まれる振幅値を、 $c$ 点は画面の右端の画素電極に書き込まれる振幅値を示している。 $PCGa$ 、 $PCGb$ に10 入力される電圧は $HS$ 信号に同期して形成され、また、映像信号のフロントポーチ $x$ 時間内に $H$ レベルとなる。 $PCGa$ 、 $PCGb$ を $H$ レベルにすることにより $PC$ の $S$ 端子に印加された電圧 $V_1$ 、 $V_2$ がソース信号 $S$ に書き込まれる。つまり、 $V_1$ 、 $V_2$ に $+VL$ が印加されておればソース信号線 $S$ には $+VL$ が、 $-VL$ が印加されておればソース信号線 $S$ には $-VL$ が書き込まれる。

【0100】今、説明を容易にするために、 $+VL$ は振幅 $a$ よりも大きく、振幅 $a$ は振幅 $b$ より大きいとする。20  $PCGa$ 、 $PCGb$ 端子が $H$ レベルにすることにより図16(d)に示すように画素電極 $a$ に接続されたソース信号線への印加電圧は変化する。また図16(e)に示すように画素電極 $b$ に接続されたソース信号線への印加電圧は変化する。この波形はソース信号線に電圧を $PC$ により書き込み、ソース信号線の時定数を短くするように機能していることを示している。

【0101】特徴は図16(f)に示すようにフロントポーチの前( $HS$ 信号の前)、つまり $+$ で示す時間前に $V_1$ 、 $V_2$ に印加する電圧を変化させている点である。これは $PC$ のソース( $S$ )端子とゲート( $G$ )端子間にコンデンサがあるためあらかじめ $+$ 時間前に $V_1$ および $V_2$ 端子に電圧を印加して良好に $PCG$ 信号に同期して電圧 $+VL$ 、 $-VL$ をソース信号線に書き込むためである。

【0102】図16は $V_1$ および $V_2$ 端子に同一の電圧を印加した場合であったが、図17では映像信号1(図17(b))を希数番目のソース信号線に、映像信号2(図17(c))を偶数番目のソース信号線に入力することもない。図17(e)(f)に示すように画素電極に印加するソース信号線の印加電圧を逆極性とし、図17(g)(h)に示すように $V_1$ および $V_2$ への印加電圧も逆極性にした場合である。この場合も各ソース信号線に良好に信号を書き込むことができる。これは $PCGa$ と $PCGb$ を分離したための効果である。

【0103】図17の信号で駆動すれば図18のようになる。図18では画素を181で示し、画素に正極性の信号を印加した状態を“+”で、負極性の信号を印加した状態を“-”で示す。図18で示すように互いに隣接した画素181a、181b、181c、181dは逆極性の電圧が保持されており、また、第1フレームと第

2フレームでは反対極性の電圧が得持されている。この駆動方法を1カラム反転駆動と呼ぶ。この駆動方法により、フリッカが発生せず、またクロストークも全くなくなる。一方図19に示す駆動方法は一ラインごとに極性の異なる電圧を画素に保持させている。また1フレームごとに画素に保持する電圧の極性は異ならせている。この駆動方法を1H反転駆動と呼ぶ。

【0104】本発明の表示パネルは、多数のクロックでドライバ回路のシフトレジスタを動作させ、また映像信号も8相展開としている。そのためクロックの振幅値が微妙になったりまた信号振幅値が微妙に異なったりする事態が生じる。振幅値が異なると複数あるシフトレジスタのうち1つが停止したり、また画面に縦すじ等が表示される場合がある。

【0105】この現象を除去するためには、振幅値をアレイ基板上で調整してやるのが好ましく、また低コストで実現できる。クロックの振幅値の調整には図20に示すように各クロック線に対応した薄膜抵抗をアレイ基板上形成し、各薄膜抵抗をレーザトリミングすることにより振幅値調整を行う。

【0106】薄膜抵抗203をポリシリ薄膜、 $Cr$ 薄膜を用いて形成する。また薄膜抵抗203上に $SiO_2$ 等で保護膜を形成しておく。図20では各薄膜抵抗は一端を電源配線で123で共通にコンタクトホール202aで接続され、またコンタクトホール202bで入力配線(クロック配線等)205と薄膜抵抗203とが接続されている。また薄膜抵抗203の一部から出力配線204が取り出されている。トリミングは $YAG$ レーザを用いて行われ、薄膜抵抗203bの部分にトリミング溝を形成することにより抵抗値を可変される。トリミングするとこにより薄膜抵抗を流れる電流経路が狭くなるため抵抗値が高くなるためである。

【0107】等価回路を図21に示す。トリミングを行うことにより出力配線204への出力電圧 $V$ が変化する。レーザトリミングは、基板をレーザトリミング台に固定し、出力配線204の電圧 $V$ をモニターしながら行う。所望値となった時点でトリミング停止し、別の薄膜抵抗をトリミングする。

【0108】映像信号の振幅値の調整は図22に示す薄膜抵抗で行う、各増幅回路等はアレイ基板上に画素電極等と同時に形成されている。各増幅回路222には薄膜抵抗203aと203bが接続されている。薄膜抵抗203bは電源配線123とコンタクトホール202aで接続されており、同時に出力配線204はコンタクトホール202bで、入力配線205はコンタクトホール202cで形成されている。等価回路図を図23に示す。

【0109】増幅回路222の増幅値は薄膜抵抗203cにトリミング溝206aを形成することにより行う。トリミングは $YAG$ レーザを用いてトリミング溝206a、206bを形成することにより行い、入力信号を出

力信号をモニタして所定出力信号振幅となった点でトリミングを停止する。

【0110】なお、薄膜抵抗203上には図58に示すようにガラスコート膜を形成する。ガラスコート膜としては $\text{SiO}_2$ が例示される。レーザ光で薄膜抵抗203がトリミングされると、その時の熱でガラスコート膜581がとけ、トリミング溝206に流れこんでトリミング溝を封止する。トリミング溝の封止によりトリミングにより薄膜抵抗に発生したクラックにより抵抗値が増加するという現象がなくなり経時変化に強くなる。

【0111】低温ポリシリコンの問題点に温度依存性があることが例示される。これはMOSトランジスタの容量およびオン抵抗が温度により変化するためと思われる。温度の影響を大きくうけるものにYドライバ回路11のバッファ回路22の遅延時間の変化がある。

【0112】図24はその遅延時間の変化を説明する説明図である。スタートパルスSYが入力されるとクロックCYA、CYBによりラッチされインバータINV1bに出力され、その出力は各インバータを伝達されてINV1e、INV1cに出力される。このINV1bからINV1eまで伝達する時間yが温度依存性が生じる場合がある。たとえば温度Aのときと温度Bのときでは十時間ずれる等である。

【0113】前述のように十時間ずれると表示画像の表示開始位置が異なることになる。したがって表示画像の一部がかかることになる。この問題に対応するため図14に示すように温度センサ147を配置している。温度センサ147としては図60に示すようにサーミスタ、ポジスタが例示される。

【0114】図60ではサーミスタの場合を示している。サーミスタ601は図13に示すように端子に突起電極133が配置され、電極135と導電線接合層134で接続されている。サーミスタ601はYドライバと接触あるいは近接するように配置され、Yドライバ11の温度がサーミスタの抵抗値の変化として伝達されるようになっている。またサーミスタ601はフェノール樹脂等で封止されている（封止樹脂602）。サーミスタ601の温度変化出力は電極135を介して外部に取り出され、カウンタ148に入力される。

【0115】カウンタ148はサーミスタからのデータによりカウンタ値を変化させ、相展開回路143の内部に配置されたメモリの読み出しタイミングを制御する。このタイミングを変化することにより、図24に示すようにINV1eの出力の立ち上がり位置で、温度変化があっても映像信号のたとえば“10”がくるように制御している。

【0116】以上のようにYドライバの温度を温度センサで検出することによりパネル温度の変化があっても画像の表示開始位置が一定となるように調整することができ、高品質表示を実現できる。

【0117】また、Yドライバ回路の発熱を放熱して温度調整を行うためには、図25に示すようにYドライバ11に放熱板251を接着剤252で貼りつけてもよい。放熱板の斜視図を図26に示す。放熱板によりYドライバ11の温度が一定値以上に上昇しないようにすることにより、温度による変化時間+は大幅に小さくなる。

【0118】液晶表示パネルにモザイク状のカラーフィルタを取りつけ、この表示パネルをライトバルブとして用いれば、1枚の表示パネルでカラー表示を実現できるため、液晶プロジェクタのコストを低減することができる。しかし、カラーフィルタを用いるライトバルブは色純度が悪いという課題がある。得に赤色が悪い。これは赤色のカラーフィルタを緑色光が透過するためである。これはカラーフィルタを染料色素等で形成する場合にまぬがれにくい課題でもある。

【0119】そこで、本発明は図27に示すようにカラーフィルタの赤を干渉膜フィルタ275で形成している。干渉膜フィルタ275とは、図32で示すような誘電体多層膜を積層することにより光学的干渉をおこさせて特定波長の光のみを透過（又は反射）するようにしたものである。

【0120】本発明では干渉膜フィルタを用いることにより赤色の色純度を大幅に改善している。緑および青色のカラーフィルタ274はゼラチン等を染色することによる樹脂フィルタを用いている。

【0121】図28はカラーフィルタ274等の平面図である。まず対向基板上に干渉膜を積層し、パターンニングすることにより赤色のカラーフィルタを形成する。次に青色および緑色のカラーフィルタを転写技術等により形成する。カラーフィルタ274上には平滑層273を形成した後、対向電極551を形成する。平滑層273としてはウレタン樹脂、アクリル樹脂、スチレン樹脂が例示される。

【0122】なお、図27では赤色のみを干渉膜フィルタ275にするとしたがこれに限定するものではなく、図29に示すように2色を干渉膜フィルタ275とし、他の1色を樹脂からなるカラーフィルター274としてもよいことは言うまでもない。

【0123】以下、本発明のアレイ基板の製造方法について説明をする。本発明のアレイ基板の製造方法の説明図を図61に示す。まずガラス基板545をシリコン（US）洗浄／水洗／MS／リンサーする。次にAP-CVDにより $\text{SiO}_2=200\text{nm}$ のアンダーコートを行う。その後、Cr薄膜を1000オングストローム蒸着し、パターンニングを行うことにより遮光金属膜611とする。Cr薄膜の他、Al、Ti等も用いることができる。この遮光金属膜611の上層にMOSトランジスタ等を形成する。遮光金属膜611は外光に対する遮光膜として機能する。また本発明の液晶表示パネルをラ

イトバルブとして用いる場合は、メタルハライドランプから入射する光を遮光する遮光膜として機能する。さらにこの上に $\text{SiO}_2 = 200 - 300 \text{ nm}$ の絶縁膜612を形成し、その後AP-CVDで $a\text{-Si:H} = 85 \text{ nm}$ を成膜する。その後AS工程を行い、RIEでSiエッチング、 $\text{O}_2$ アッシャーでレジスト除去し、LP-CVD:  $450^\circ\text{C}$  90分の脱水素を行う。

【0124】次に結晶化はエキシマレーザーで行う。条件は $290/390 \text{ mJ/cm}^2$ で行った。この際、図61で示すように交流電界（電圧）Eを基板545に照射する。交流電界Eの照射により、遮光金属膜611にうず電流が発生し、うず電流膜により遮光金属膜611は発熱するとともに上層のアモルファスシリコン膜613を加熱する。うず電流の大きさは電界上の2乗に比例し、また遮光金属膜611の材質、膜厚が影響するので、電界Eの大きさは慎重に検討しなければならない。一般的にエキシマレーザーで結晶化するのに重要な条件はエキシマレーザーの照射強度と照射時および照射後の温度管理である。この温度管理を交流電界Eを照射することにより行う。交流電界Eによるうず電流板は交流電界強度を調整することにより容易に変化でき、また均一にできる。また温度上昇も瞬時にでき、また温度も非常に高温に容易にできる。これはヒーター等の間接あるいは直接加熱にない特徴である。

【0125】以上のようにうず電流を発生させ、所定値にアモルファスシリコン膜613加熱した状態でエキシマレーザー光614を照射していく。また、照射後も交流電界Eの調整を適正にすることにより温度管理を十分に行う。そのため、遮光金属膜611上の結晶化状態が良好となり高モビリティの半導体膜を成膜できる。

【0126】その後AP-CVDで $\text{SiO}_2 = 85 \text{ nm}$ のゲート絶縁膜を成膜し、M-SPで $T_a = 200 \text{ nm}$ のゲートメタルを成膜できる。その後ドーピング工程等を行ってアレイ基板が完了する。

【0127】液晶プロジェクタの画像を低下させる原因に動画表示時に画面がぼやけるという現象がある。この原因として

1. 液晶の応答時間が遅い
2. 画素に電荷を1フィールド（1フレーム）期間の間、保持しているというメモリ性が考えられる。

【0128】1. の液晶の応答時間はTN液晶およびPD液晶の立ち上がり時間+立ち下がり時間は $30 \text{ msec}$ 程度（パネル温度 $30^\circ\text{C}$ 以上時）であり、1フレームが $1/60 = 16 \text{ msec}$ とすれば十分追従しているはずである。問題は2. である。CRTは電子ビームで書き込み、ピーク輝度を高くし、あとは残存時間で表示する。そのため白黒表示がはっきりとし、応答性もよく、高画質表示までも何ら問題はない。液晶表示パネルは1フレーム期間の間ずっと一定の輝度を保持し、平均輝度で画像を表示する。そのため動画時に応答時間が遅く感

じられる。

【0129】図63のブロック図は動画表示等の応答時間を改善する回路の説明図である。概念的には第1の画像と第2の画像の表示期間間に黒の画面を表示する。表示の概念を図62に示す。なお、説明を容易にするため、画面に“F”という文字を表示するとしたが、実際は自然画等が表示される。

【0130】まず、図62(a)に示すように画面の上から順次画像“F”を表示していく。図62(b)は画像“F”の表示を終了したところを示している。次に図62(c)に示すように画面13の上から順次黒表示を行う。黒表示を終了したところを図62(d)に示す。つまり、画像表示（自然画等）と黒表示とを交互に行う。なお、液晶パネルの駆動方法は1H反転駆動もしくは1カラム反転駆動がクロストーク等が発生せず良好である。

【0131】画像表示を行う期間Aと、黒表示を行う期間Bは1:1にすることが回路構成が簡易になり、XおよびYドライバ回路の駆動周波数に負担がかかりにくくよい。つまり1度メモリに保持させた映像信号を倍速読み出しして、液晶表示パネルに順次書き込んでいけばよい。ただし、1:1に限定するものではなく、当然のことながら黒表示期間Bを短くしてもよい。また黒表示期間は表示パネルに黒表示を行うとしたがこれに限定するものではなく、ダークレベル（灰色あるいは中間調）でもよいし、又白表示でもよい。（以後、ラスタ表示と呼ぶ）また輝度を低減した自然画等を表示してもよい。

【0132】図63は図62の表示方法を実現するための回路構成である。映像信号SIGはA/D変換回路631でデジタルデータに変換され、Fメモリ（フィールドメモリ又はフレームメモリ）632の記憶手段に保持される。一方、ラスタ表示設定回路633では黒表示期間Bの表示輝度レベルを設定する回路である。ラスタ表示設定回路633は場合によっては自然画等を出力する場合もありえる。倍速読み出し回路634は第1のフレームの前半で（画像表示期間A）Fメモリ632からデータを読みだし、倍速で表示パネルに書き込む。また第1のフレームの後半（黒表示期間B）でラスタ表示設定回路の設定値にもとづき、ラスタ表示を表示パネルに対して行う。

【0133】図62では自然画表示と黒表示を交互に行うとしたが、図64に示すように1本ずつまたは、複数の水平ライン（以後、この1本または複数の水平ラインの組を表示ライン組と呼ぶ）づつを組みにして自然画表示と黒表示を行ってもよい。たとえば図64(a)では画面の上から表示ライン組ずつ自然画を表示し、また斜線で示す表示ライン組（これを黒ライン組と呼ぶ）に黒表示しラスタ表示等を行う。図64(b)は一画面が書き込みが終了したところを示している。次の図64(c)では画面の上からは黒ライン組を書き込み、つぎ

に表示ライン組に自然面を書き込む。この動作を順次行  
っていき図 6 4 (d) で一画面の書き込みを終了する。

【0134】以上の図 6 4 に示す駆動方法でも自然画の  
次のフレーム（フィールド）では黒表示（ラスター表  
示）されることになり、動画像の応答性は改善される。  
得に NTSC 等のインタレース表示では表示ライン組を  
1 本の水平ラインとすれば、図 6 4 の駆動方法を容易に  
実現できる。つまり、インタレースで送られてきた信号  
を倍速で表示パネルに書き込み、自然画表示の次のライ  
ンは黒表示を書き込む。この動作をくりかえしていけば  
よい。

【0135】なお、図 6 2 から図 6 4 に示す駆動方法お  
よび駆動回路は液晶表示パネルを対象として説明をし  
てきた。しかし、これに限定されるものではなくすべての  
ドットマトリックス型表示パネルに適用されるものであ  
る。ドットマトリックスパネルは画素の輝度を一定期間  
（フレームあるいはフィールド期間）保持する。この保  
持には液晶表示パネルのように一定状態で保持するもの  
が当然に含まれる。他にパルス変調（PWM 変調等）も  
1 フレームもしくは 1 フィールドを平均して画素に一定  
輝度保持するものと本発明の技術的範囲に含まれると考\*

液晶

E-7 (BDH 社製) (80wt%)

紫外線硬化型樹脂

ポリエステルアクリレート (1.8wt%) と

2-エチルヘキシルアクリレート (1.8wt%) との混合体

光硬化開始剤

ダロキュア-1173 (メルク社製) (0.2wt%)

前記混合溶液 125 に紫外線 (UV) を照射すれば、光  
硬化型樹脂内に架橋反応が生じる。この架橋反応によっ  
て、液晶成分と光硬化型樹脂成分とが相分離して、光硬  
化型樹脂中に液晶の小滴が分散した状態になると同時  
に、光硬化型樹脂が硬化する。

【0139】次に、光硬化型樹脂への光の照射量と液晶  
の平均粒子径との関係を調べるために行ったテストにつ  
いて説明する。

【0140】光硬化型樹脂の紫外線照射量を 100, 2  
00, 300, 400, 500, 1000, 2000,  
2500 mJ/cm<sup>2</sup> とする。

※

【表 1】

紫外線 照射量 (mJ/cm <sup>2</sup> )	100	200	300	400	500	1000	2000	2500
コントラスト	25	37	46	51	98	108	110	110
液晶小滴の 平均粒子径 (μm)	15.5	10.5	8.0	5.5	2.4	1.6	1.0	0.8

【0143】なお、上記各実施例では光硬化型樹脂とし  
てポリエステルアクリレートと 2-エチルヘキシルア  
クリレートとの混合物を用いたが、2-ヒドロキシエチル  
アクリレートやトリメチロールプロパントリアクリレー

50

\* えることができる。なぜならば、パルスの組み合わせで  
一定の表示を行うからであり、CRT の 1 つのピーク輝  
度で表示を行うものとは異なるからである。パルス駆動  
（PWM 変調等）により 1 フレーム間で所定の輝度を表  
示するから、画素に電荷を保持しているものと考えられ  
る。

【0136】したがって本発明の駆動方法は、プラズマ  
ディスプレイ (PDP)、TI 社が開発した反射型のマ  
イクロミラー表示パネル (DMD, DLP) も当然技術  
的に適用可能である。他に有機 EL ディスプレイ、LE  
D ディスプレイ、無機 EL ディスプレイ、蛍光発光管、  
FED も含まれる。これらのドットマトリックスはすべ  
ては、つまり電子銃を用いる CRT 方式以外はすべて本  
発明の駆動方法を適用すれば動画の応答性等に効果があ  
る。広く言えば、松下電器産業株式会社が開発したフラ  
ット CRT (CFP) も本発明の技術を展開 (応用) す  
ることができる。

【0137】以下、本発明の液晶表示パネルに用いる液  
晶層 15 について追加で説明しておく、液晶層 15 を形  
成する。

【0138】混合溶液の成分は下記の通りである。

※【0141】これらの液晶表示パネルを顕微鏡で観察し  
たところ、硬化工程で 400 mJ/cm<sup>2</sup> 以下の紫外線  
しか照射されなかった液晶表示パネルは、液晶の平均粒  
子径が 5.5 μm 以上と大きくなっているのに対して、  
硬化工程で 500 mJ/cm<sup>2</sup> 以上の紫外線が照射され  
た液晶表示パネルは、平均粒子径が 1.0 ~ 3.0 μm  
と小さくなっていることが確認された。これらの液晶表  
示パネルのコントラスト及び液晶の平均粒子径を測定し  
た結果を下記 (表 1) に示す。

【0142】

ト等でもよい。また、光硬化型樹脂に代えて、熱硬化性  
樹脂を用いて熱により反応させてもよい。その場合、ノ  
ボラック系熱硬化性樹脂を用いる場合は、硬化剤として  
ヘキサメチレンジアミン (ヘキサミン) を用いることが



できる。

【0144】また、液晶に関しても、E-8（BDH社）やZLI4792（メルク社製）やTL202（メルク社製）等でもよく、重合開始剤もイルガキュア184（チバガイギー社製）やイルガキュア651（チバガイギー社製）等でもよい。

【0145】照射する紫外線は350nm以下はカットする。350nm以下の波長は液晶成分を劣化させるからである。そのため水銀ランプ等から出射される光は紫外線カットフィルター（商品名：UV-35、東芝（株）製）を介して混合溶液に照射する。また相分離時にパネルを加温するために照射するのであればよいがそうでない場合は赤外線（波長が0.8μm以上）もカットすることが好ましい。赤外線カットフィルターとして、商品名HAF-50S-30H（シグマ光機（株）製）が例示される。

【0146】次に、本発明の投射型表示装置の実施の形態について説明する。本発明の第1の実施の形態における投射型表示装置の構成を図30に示す。また図30における光学ブロック301の構成を図31に示す。541は光発生手段としての光源、311は色改善フィルタである。

【0147】光源541はランプ541a、凹面鏡541b、UVIRフィルタ541cにより構成される。ランプaはメタルハライドランプであり、発光管内にディスプロシウム（Dy）とネオジウム（Nd）が封入されているものである。その発光スペクトルを図37に示す。図37で明らかなように前記メタルハライドランプが放射する光の分光分布はDy、Ndによる多数の連続発光スペクトルと水銀による輝線スペクトルが混在したものである。凹面鏡541bはガラス製で、反射面に可視光を反射し、赤外光を透過させる多層膜を蒸着したものである。ランプ541aからの放射光に含まれる可視光は、凹面鏡541bの反射面により反射し、その反射光は平行に近い光になる。凹面鏡541bから出射する反射光は、UVIRフィルタ541cにより赤外光および紫外光が除去されて出射する。表示パネル276は本発明の実施の形態で説明した表示パネルである。

【0148】以下、本発明の投射型表示装置に用いる色改善フィルタ311について説明をする。図32に第1の実施の形態の色フィルタの拡大モデルを示す。321は屈折率1.52のガラス基板、322は第1の誘電体多層膜、323は第2の誘電体多層膜である。

【0149】ガラス基板321の両面にそれぞれ第1の誘電体多層膜322と第2の誘電体多層膜323を形成している。第1誘電体多層膜322は低屈折率層であるSiO<sub>2</sub>（屈折率1.46）324a～324fと、高屈折率層であるTiO<sub>2</sub>（屈折率2.30）325a～325fとの交互12層構成であり、SiO<sub>2</sub>324aの光学的膜厚が0.188λ<sub>r</sub>（λ<sub>r</sub>=577nm）、S

10

20

30

40

50

iO<sub>2</sub>324b～324fの光学的膜厚が0.375λ<sub>r</sub>、TiO<sub>2</sub>325a～325fの光学的膜厚が1.125λ<sub>r</sub>である。また、第2の誘電体多層膜323は低屈折率層であるSiO<sub>2</sub>324g～324lと、高屈折率層であるTiO<sub>2</sub>325g～325lとの交互12層構成であり、SiO<sub>2</sub>324の光学的膜厚が0.313λ<sub>c</sub>（λ<sub>c</sub>=490nm）、SiO<sub>2</sub>324g～324kの光学的膜厚が0.625λ<sub>c</sub>、TiO<sub>2</sub>325g～325lの光学的膜厚が1.875λ<sub>c</sub>である。

【0150】図34に色改善フィルタ311の分光透過率を示す。第1の誘電体多層膜322がイエロー光（半値幅約550～600nm）、第2の誘電体多層膜323がシアン光（半値幅約475～505nm）をそれぞれピーク波長で90%以上反射し、レッド、グリーン、ブルーの3原色光のみが高い透過率を示している。

【0151】なお、高屈折率層の屈折率と低屈折率層の屈折率層の屈折率差を小さくすれば、さらに反射波長領域の半値幅を狭くすることができる。

【0152】図33に第2の実施の形態の色フィルタの拡大モデル図を示す。321は屈折率1.52のガラス基板、332は第1の誘電体多層膜、333は第2の誘電体多層膜である。

【0153】ガラス基板321の両面にそれぞれ第1の誘電体多層膜332と第2の誘電体多層膜333を形成している。第1誘電体多層膜332は低屈折率層であるAl<sub>2</sub>O<sub>3</sub>（屈折率1.62）334a～335hと、高屈折率層であるTiO<sub>2</sub>（屈折率2.30）335a～335hとの交互16層構成であり、Al<sub>2</sub>O<sub>3</sub>334aの光学的膜厚が0.188λ<sub>r</sub>（λ<sub>r</sub>=577nm）、Al<sub>2</sub>O<sub>3</sub>334b～334hの光学的膜厚が0.375λ<sub>r</sub>、TiO<sub>2</sub>335a～335hの光学的膜厚が1.125λ<sub>r</sub>である。また、第2の誘電体多層膜333は低屈折率層であるAl<sub>2</sub>O<sub>3</sub>334i～334pと、高屈折率層であるTiO<sub>2</sub>335i～335pとの交互16層構成であり、Al<sub>2</sub>O<sub>3</sub>334pの光学的膜厚が0.313λ<sub>c</sub>（λ<sub>c</sub>=490nm）、Al<sub>2</sub>O<sub>3</sub>334i～334oの光学的膜厚が0.625λ<sub>c</sub>、TiO<sub>2</sub>335i～335pの光学的膜厚が1.875λ<sub>c</sub>である。

【0154】図35に色改善フィルタ311の分光透過率を示す。第1の誘電体多層膜332がイエロー光（半値幅約555～595nm）、第2の誘電体多層膜333がシアン光（半値幅約480～500nm）をそれぞれピーク波長で90%以上反射し、レッド、グリーン、ブルーの3原色光のみが高い透過率を示している。

【0155】なお、図32および図33に示す第1の実施の形態および第2の実施の形態ではガラス基板の両面に第1の誘電体多層膜と第2の誘電体多層膜をそれぞれ形成したが、一方の面に2種類の誘電体多層膜を重ねて形成しても同様の性能が得られる。ただし、連続する層数が多くなるため薄膜の有する内部応力で誘電体多層膜

面にクラックが生ずる恐れがある場合は、ガラス基板の両面にそれぞれ分けて形成したほうが好ましい。

【0156】また、高屈折率層、低屈折率層の膜厚は、実施の形態でシアン光を反射する場合に用いた $1.875\lambda_c$ 、 $0.625\lambda_c$ よりも厚い膜厚としても周期的に高い反射率は得られるが、実用上、1層あたりの膜厚が実施の形態で用いた膜厚より厚くなる場合もクラックが発生する危険性があるため好ましくない。

【0157】また、ピーク波長での反射率の絶対値は誘電体多層膜の層数を増やせば高くすることができる。

【0158】実施の形態では低屈折率層として、 $\text{SiO}_2$ 、 $\text{Al}_2\text{O}_3$ 、高屈折率層として $\text{TiO}_2$ を用いたが、他に低屈折率層として $\text{MgF}_2$ 、高屈折率層として $\text{ZnS}$ 、 $\text{CeO}_2$ 、 $\text{ZrTiO}_4$ 、 $\text{HfO}_2$ 、 $\text{Ta}_2\text{O}_5$ 、 $\text{ZrO}_2$ を用いてもよい。

【0159】さらに、第2の実施の形態のように高屈折率層と低屈折率層の屈折率差が小さい場合のようにピーク反射率の絶対値を高くしようとすると、誘電体多層膜の層数を多くする必要があり、層数によってはクラックの発生する心配がある。この場合は高屈折率層を、屈折率がほぼ同じで、内部応力の方向がそれぞれキャンセルしあう方向である性質を有する $\text{TiO}_2$ と $\text{ZnS}$ の組み合わせとすればよい。屈折率は2種類ともほぼ2.30であり応力方向は $\text{TiO}_2$ が引っ張り応力、 $\text{ZnS}$ が圧縮応力であるため、例えば高屈折率層を1層あたりをそれぞれ $\text{TiO}_2$ 、 $\text{ZnS}$ 、 $\text{TiO}_2$ の3層構成とし、膜厚も3分割にすれば多層膜全体の内部応力を緩和することができ好ましい。

【0160】以上のことから明らかなように、図36に示したように1層あたりの光学的膜厚が $\lambda/4$  ( $\lambda$ は反射ピーク波長)の誘電体多層膜構成では、高い反射領域の半値幅が狭い(50nm以下)色フィルタは実現できない。

【0161】これに対し、多層膜を構成する低屈折率膜と高屈折率膜の光学的膜厚比を $1:X$  ( $X>1$ )とし、 $X$ を大きくすれば、半値幅は若干狭くすることができる。しかし、膜厚比は大きくするほど薄膜の有する内部応力によって低屈折率膜と高屈折率膜との応力のバランスがくずれ、多層膜面にクラックを生ずる恐れがある。そこで、低屈折率膜と高屈折率膜との光学的膜厚比は1:3より大きくならないようにすることが望ましいが、このままでは半値幅はイエロー光、もしくはシアン光のみを反射するという条件には不十分である。

【0162】次に、このタイプの干渉フィルターは、波長 $\lambda$ における反射ピークの他に波長 $\lambda$ よりも短波長側で周期的に反射ピークが表れるという分光性能を有する。しかもその半値幅は周期を重ねるほど狭くなるという特性を持つ。そこで、この狭い半値幅の周期的な反射ピークを利用し、イエロー光、もしくはシアン光の中心波長へシフトさせればよい。具体的には上記の低屈折率膜と

高屈折率膜の光学的膜厚比が1:3の交互多層膜の膜厚を相対的に厚くすればよく、イエロー光に対応する半値幅50nm以下を実現するには第2の周期、シアン光に対応する半値幅40nm以下を実現するには第3の周期をシフトさせることが望ましい。

【0163】多層膜の光学的膜厚はイエロー光反射の場合、相対的に略1.5倍とし、低屈折率層が $0.375\lambda$ 、高屈折率層が $1.125\lambda$ とすればよく、シアン光反射の場合、相対的に略2.5倍とし、低屈折率層が $0.625\lambda$ 、高屈折率層が $1.875\lambda$ とすればよい。

【0164】なお、反射ピークは第4以降の周期も存在するが、多層膜の膜厚が厚くなり過ぎるため耐久性の点で好ましくない。

【0165】色改善フィルタ311において $\lambda_v=577\text{nm}$ にしていることに考慮を要する。図37に示すメタルハライドランプは577nmで非常に強い発光スペクトルがある。このスペクトルは水銀原子による。また、前記577nmの波長はイエロー光に帯域に該当する。したがって、577nmの波長の光を十分にカットできなければ、スクリーンに投影される投射画像の色相を良好にすることはできない。

【0166】また、490nmはNdによる発光スペクトルである。図37の分光特性ではそれほどピーク値となっていないが、Ndの添加量により非常に強い発光スペクトルが発生する。DyおよびNdを含有するメタルハライドランプは分光特性良好でかつ寿命が長い。しかし、イエロー色およびシアン色の発光スペクトルが強い。

【0167】本発明の色改善フィルタ311は490かつ577nmの発光スペクトルを十分にカットでき、カットした帯域の半値幅が50nm程度と狭く実現していることに特徴がある。この意味で色改善フィルタ311はメタルハライドランプと組み合わせて用いた時、相乗効果がある。

【0168】以後、本明細書でいう色改善フィルタ311とは図32または図33もしくは、それに近似する構成もフィルタを指すものとする。

【0169】従来の投射型表示装置は図54に示す構成であり、また光変調手段としてのライトバルブは、透過型のTN液晶表示パネル548とその入射側および出射側に配置された2枚の偏光板543a、543bにより構成される。TN液晶表示パネル548は、図55に示すように、アレイ基板545と対向基板544間にTN液晶層547を挟持したものであり、対向基板544と対向電極541との間には各画素に対応して、3原色である赤、緑、青色光を透過するカラーフィルタ546がモザイク状に配置されている。カラーフィルタ546は、図56に示すような分光特性を有するものである。

【0170】したがってスクリーン上での表示画像の色

純度は低く、また偏光板 5 4 3 を用いるため表示輝度も低い。それに比較して本発明の投射型表示装置は光路に色改善フィルタ 3 1 1 を有し、またライトバルブとして一例として図 2 7、図 2 9 に示す本発明の表示パネルを用いている。したがって色再現性（色純度）は極めて良好である。

【0171】光源 5 4 1 からの略平行光は、色改善フィルタ 3 1 1 に入射する。色改善フィルタ 3 1 1 では、図 3 4、図 3 5 に示す分光特性に従い、純度の高い 3 原色光成分のみが透過する。色改善フィルタ 3 1 1 からの透過光は、フィールドレンズ 3 1 2 を透過し、ライトバルブ 2 7 6 に入射する。フィールドレンズ 3 1 2 は液晶表示パネル 2 7 6 の周辺部を透過する光を投射レンズ 3 0 2 に入射させるためのものである。ライトバルブ 2 7 6 に入射した光は、映像信号に応じて透過率の変化として入射光を変調し、スクリーン上にはカラー画像が形成される。投射画像のフォーカス調整は、投射レンズ 3 0 2 を光軸 4 1 1 に沿って移動することにより行う。

【0172】赤、緑、青の各画素のスクリーン上における投影像に関して、各々の分光特性を図 3 9 (a)、(b)、(c) に示す。破線は図 5 4 に示すような従来の構成における分光特性であり、実線は色改善フィルタ 3 1 1 とおよび表示パネルの干渉膜フィルタ 2 7 5 を用いて色純度の改善を行った場合の分光特性である。色改善フィルタ 3 1 1 を用いることにより、色純度を劣化させていると思われる光帯域の成分が減少し、カラーフィルタの光透過帯域と比較して赤、緑、青色成分とも、帯域が狭くなっていることがわかる。図 3 8 は R、G、B のカラーフィルタを透過した光を合成した時の分光分布である。図 3 7 の分光特性を有するメタルハライドランプが色改善フィルタ 3 1 1 等によりシアン光およびイエロー光がカットされ図 3 8 の分光特性となる。

【0173】図 4 0 は、本発明の投射型表示装置の色再現性を示す（実線）。従来の構成（点線）と比較して、色再現範囲が広がっていることがわかる。

【0174】また、色改善フィルタ 3 1 1 において光源からの放射光のうち、不要な光成分を除去することにより、液晶表示パネル内のカラーフィルタ等で吸収される光量を減少させることができ、カラーフィルタの不要光吸収により生じる発熱量が低下するため、カラーフィルタの劣化等を抑制することができる。

【0175】光学ブロック 3 0 1 から出射された光と投射レンズ 3 0 2 に入射し、ミラー 3 0 3 a、3 0 3 b で反射して透過型スクリーン 3 0 5 に入射する。光学系ブロック 3 0 1 等を図 3 0 に示すような筐体 3 0 4 に配置することにより、明るい室でも大画面表示を実現できる。

【0176】PD 液晶表示パネルをライトバルブとして用いる場合は、表示コントラストを低下させる。液晶層 1 5 で散乱した光は対向基板（もしくはアレイ基板）と

空気との界面で反射し反射光となり再び液晶層 1 5 にもどる散乱する。これを 2 次散乱光と呼ぶ。2 次散乱光は PD 液晶表示パネルの表示コントラストを大幅に低下させる。

【0177】この 2 次散乱光の発生を防止するため図 4 1 に示すように透明基板 4 1 4 をアレイ基板と対向基板のうち少なくとも一方に取り付ける。透明基板 4 1 4 はオプティカルカップリングにより光結合層 4 1 2 により行う。透明基板 4 1 4 を取り付けることにより反射光は透明基板 4 1 4 の無効領域（画像表示に有効な光が通過しない領域）に塗布した光吸収膜 4 1 2 により吸収される。光吸収膜 4 1 2 として黒色塗料が例示される。

【0178】なお、透明基板 4 1 4 はガラス基板に限定するものではない。たとえば、アクリル、ポリカーボネートなどの樹脂で構成してもよい。また透明基板 4 1 4 を凹レンズ状とすることにより、基板厚を薄くすることができる。さらに凹レンズに正レンズ（図示せず）1 を組み合わせれば、凹レンズと正レンズで正負の光学パワーをなくすことができ、見かけ上透明基板とみなせる。

【0179】本発明の投射型表示装置の構成を図 4 1 に示す。ランプ 5 4 1 a から出た光は凹面鏡 5 4 1 b により集光され、UVIR カットフィルタ 5 4 1 c により紫外光および赤外光が除去されて出射する。光源 5 4 1 からの出射光は、色改善フィルタ 3 1 1、フィールドレンズ 3 1 2、本発明の表示パネル 2 7 6、透明板 4 1 4 の順に透過し、投射レンズ 3 0 2 に入射する。色改善フィルタ 3 1 1 では、図 3 4 または図 3 5 に示した分光特性にしたがい、色純度を劣化させるとと思われる帯域の光成分が除去される。

【0180】投射レンズ 3 0 2 の瞳の大きさは、液晶表示パネル 2 7 6 の画面中心にある画素が透明状態の場合に、その画素から拉がって出射する光のうち光量で約 9 0 % が入射する大きさにしている。フィールドレンズ 3 1 2 は、液晶表示パネル 2 7 6 の表示領域の周辺部を通過する光を内側に屈折させて投射レンズ 3 0 2 の瞳に入射させ、投射画像の周辺部が暗くならないようにするために用いる。投射画像のフォーカス調整は、投射レンズ 3 0 2 を光軸 4 1 1 に沿って移動することにより行う。

【0181】液晶表示パネル 2 7 6 には映像信号に応じて光散乱状態の変化として光学像が形成される。投射レンズ 3 0 2 は、各画素から出射する光のうちある立体角に含まれる光を取り込む。各画素からの出射光の散乱状態が変化すれば、その立体角に含まれる光量が変化するので、液晶表示パネル 2 7 6 上に散乱状態の変化として形成された光学像はスクリーン（図示せず）上で照度の変化に変換される。こうして、液晶表示パネル 2 7 6 に形成された光学像は、投射レンズ 3 0 2 によりスクリーン 3 0 5 上に拡大投射される。

【0182】先の実施の形態では液晶表示パネルは透過型であった。したがって、投射型表示パネルも透過型で

あった。しかし反射型にも構成することは容易である。ただし、反射型の投射型表示装置に用いるライトバルブは反射型の液晶表示パネルを用いる。反射型の表示装置の一例として図27、図29に示す画素電極552を反射電極としてアルミニウム(A1)等を用いて形成してものが、図42に示すように例示される。反射型の表示パネルの場合は対向電極551側から光は入射し、再び対向電極551側から出射する。したがって、透明板414は対向基板側に光学的に接続する。

【0183】投射レンズ302は液晶表示パネル276側の第1レンズ群302aとスクリーン305側の第2レンズ群302bとで構成され、第1レンズ群302aと第2レンズ群302bとの間には平面ミラー303が配置されている。液晶表示パネル276の画面中心にある画素から出射する散乱光は、第1レンズ群302aを透過した後、約半分が平面ミラー303に入射し、残りが平面ミラー303に入射せずに第2レンズ群302bに入射する。平面ミラー303の反射面の法線は投射レンズ302の光軸411に対して45°傾いている。光源541からの光は色改善フィルタ311でシアン、イエローの帯域の光がカットされる。次に前記光は平面ミラー303で反射されて第1レンズ群302aを透過する。

【0184】液晶表示パネル276で反射した光は第1レンズ群302a、第2レンズ群302bの順に透過してスクリーン305に到達する。投射レンズ302の絞りの中心から出て液晶表示パネル276に向かう光線は、液晶層15にほぼ垂直に入射するように、つまりテレセントリックとしている。

【0185】次にさらに投射型表示装置において高輝度表示を維持しながら、表示コントラストを高くする方法について説明する。図43は、前記方法を実現するための第1の実施の形態である。投射レンズ302は、前レンズ群431aと後レンズ群431bから構成される。出力部収束レンズ437と後群レンズ431bは、絞り436と絞り438を互いに共役の関係とする。

【0186】入力部収束レンズアレイ434は、複数の入力部収束レンズ439を二次元状に配列して構成する。その構成の一例を図44に示す。矩形の開口を有する10個の入力部収束レンズ439を正円の領域に内接するように配列している。10個の入力部収束レンズ439は、同一開口形状の平凸レンズであり、矩形開口の長辺と短辺の比を4:3としている。

【0187】同様に中央部収束レンズアレイ435は、複数の中央部収束レンズ440を二次元状に配列して構成する。入力部収束レンズ439と同数で同一開口を有する中央部収束レンズ700を、入力部収束レンズアレイ434と同様に配列している。

【0188】投射型表示装置における照明の手順を説明する。メタルハライドランプ541aの発光体432か

ら放射される光は、放物面鏡541bにより反射されて光軸411とおよそ平行に進行し、入力部収束レンズアレイ439に入射する。放物面鏡541bから出射する光の断面形状は一般に正円となるので、入力部収束レンズ439の開口の総和がこれに内接するように入力部収束レンズアレイ434を構成する。入力部収束レンズアレイ434を通過した光は、入力部収束レンズ439と同数の部分光束に分割され、各部分光束は、PD液晶表示パネル276の表示領域を照明する。

【0189】入力部収束レンズ439を通過した光は、各々、対応する中央部収束レンズ440の開口に導かれて収束される。中央部収束レンズ440の各々の開口上には、二次発光体、例えば401A、401Bが形成される。中央部収束レンズアレイ435上に形成される複数の二次発光体441の一例を、図45に模式的に示す。中央部収束レンズ440は、各々、対応する光をPD液晶表示パネル276の表示領域上に有効に伝達する。具体的に、対応する入力部収束レンズ439の主平面上の物体、例えば、442A、442B、の実像433をPD液晶表示パネル276の表示領域近傍に形成する。ただし、各々の中央部収束レンズ440は適当に偏心させており、複数の像を重畳させて1つの実像433を形成する。

【0190】以上の構成によれば、PD液晶表示パネル276の表示領域と入力部収束レンズ439の各々の開口とは、互いにおよそ共役の関係となる。従って、入力部収束レンズの開口をPD液晶表示パネルの表示領域と相似形状とすれば、照明光の断面と表示領域の形状を整合させて、光損失を抑制できる。従って、図44に示した入力部収束レンズアレイ434は、NTSCに対応したアスペクト比が4:3の映像を表示するPD液晶表示パネル276と組み合わせて用いるとよい。HDの場合は16:9とする。

【0191】一般に、放物面鏡などの凹面鏡から出射する光には、比較的大きな明るさむらがある。明るさむらの大きい光をそのまま伝達してPD液晶表示パネル276を照明すると、投射画像の明るさの均一性が低下する。明るさが比較的均一な領域のみを利用して照明すると、利用できない光が増加するので光利用効率が低下する。これに対し、本発明の投射型表示装置は、高い光利用効率を得ると共に、明るさの均一性の優れた投射画像を得ることができる利点がある。その理由を以下に述べる。

【0192】入力部収束レンズアレイ434は、明るさむらの大きな光を複数の部分光束に分割する。各部分光束の入力部収束レンズ439の開口上における明るさむらは、分割前の光束断面の明るさむらと比較して小さい。中央部収束レンズ435の各々は、明るさむらの少ない部分光束を適当な大きさに拡大し、PD液晶表示パネル276の表示領域上に重畳させる。従って、明るさ

の均一性の良好な照明を実現できる。

【0193】入力部収束レンズ439の開口の総和を入力する光束の断面に内接させるので、入力部収束レンズアレィ434における光損失は少ない。また、中央部収束レンズ440の開口の各々を二次発光体441に対して十分な大きさとするので、中央部収束レンズアレィ435における光損失は少ない。さらに、PD液晶表示パネル276に入射する光の断面を表示領域の形状に整合させるので、PD液晶表示パネル276における光損失は少ない。従って、発光体432から放射される光の大部分は、放物面鏡541bにより反射され、入力部収束レンズアレィ434、中央部収束レンズアレィ435、出力部収束レンズ437、PD液晶表示パネル276、を通過して投射レンズ302に到達する。従って、投射レンズ302における光損失を抑制すれば、高い光利用効率を実現し、明るく、明るさの均一性の優れた投射画像を得る。

【0194】ところで、中央部収束レンズアレィ435上には離散的に複数の二次発光体432が形成されるので、この場合の照明光の有効Fナンバーは、二次発光体441の面積の総和から等価的に換算される照射角から定める必要がある。一方、PD液晶表示パネル276から光軸411と最も角度を成して出射する光の集光角は、この等価的な照射角よりも大きな値となる。従って、光損失を抑制するためには、投射レンズ302の有効Fナンバーを照明光の実効的な有効Fナンバーよりも小さくする必要がある。これは、PD液晶表示パネルの場合に、投射画像のコントラストを低下させるので問題がある。

【0195】これに対し、本実施の形態の投射型表示装置は、絞り436と絞り438の働きにより、光損失を増加させることなく照明光側と投射レンズ側の開口をいずれも必要最小限の大きさにできるので、コントラストの低下を抑制できる。具体的には、離散的に形成される二次発光体441の有効領域に合わせて、照明光側の絞り436の開口を図46に示すような形状とする。破線は図45の中央部収束レンズ440の各々の開口に対応する。また、投射レンズ側の絞り438の開口上には二次発光体441の実像が形成されるので、絞り438の開口形状も、絞り436の開口形状と同様にする。これにより、絞り436を通過した光は絞り438を通過するので、高い光利用効率を実現できる。同時に、投射レンズ302は照明光が必要とする必要最小限の開口を提供するので、コントラストの高い表示画像を実現できる。その結果、明るく高画質の投射画像を提供できるので、非常に大きな効果を得ることができる。

【0196】本発明の投射型表示装置に用いる入力部収束レンズアレィ434、中央部収束レンズアレィ435、絞り436、絞り438は、以下のように構成するとなお良い。図47は、この場合の中央部収束レンズア

レイ435の構成を示す。一般に、二次発光体441の大きさは、光軸近傍に位置する入力部収束レンズ439の形成するものほど大きい。従って、中央部収束レンズ440の各々の開口は必ずしも同一である必要はなく、二次発光体441の各々に対して必要十分な大きさとすればよい。開口を有効に異ならせた複数の中央部収束レンズ440を凝集して配列し、中央部収束レンズアレィ435を構成すれば、開口領域の総和を小さくできる利点がある。中央部収束レンズアレィ435と組み合わせる入力部収束レンズアレィは、図46に示したものと同様に構成し、入力部収束レンズの各々を適当に偏心させ、対応する中央部収束レンズ440の開口中心に二次発光体441を形成すればよい。

【0197】この場合、照明光側の絞り436の代わりに図48に示す開口形状の絞り438を用いるとよい。投射レンズ側の絞り438についても同様である。これにより、光損失を生じることなく、中央部収束レンズアレィ435の開口径を小さくでき、かつ、投射レンズ302のレンズ径を小さくできる利点がある。

【0198】本実施の形態の投射型表示装置は、以上述べたように離散的に複数の二次発光体を形成してライトバルブを照明する場合に、より大きな効果を得る。最大集光角の大きな投射レンズ302を用いたとしても、離散的に複数の開口を有する絞りを備えることで、ライトバルブから出射する光に対して必要最小限の開口を提供できる。その結果、明るくコントラストの高い投射画像を得ることができる。

【0199】図49は、3枚の表示パネル276を用いてフルカラー表示を行う投射型表示装置の構成図である。

【0200】ダイクロイックミラー491a、491bと、平面ミラー303bの働きにより、照明光は三原色の色光に分解され、それぞれ対応するPD液晶表示パネル276の表示領域上に導かれる。

【0201】PD液晶表示パネル276は、各々の表示領域上には外部から供給される映像信号に応じて、三原色に対応した光学像が形成される。投射レンズ302は各表示パネル276で変調された、三原色の光学像をスクリーン上に拡大投影する。またPD液晶表示パネル276から出射する光は、ダイクロイックミラー491c、491dと、平面ミラー303cの働きにより一つの光路が合成されるので、フルカラーの投射画像を得る。

【0202】本発明の表示パネルは投射型表示装置のライトバルブとしてのみでなく、たとえばビデオカメラに用いる表示装置（ビューファインダと呼ぶ）にも採用できる。以下、本発明の表示パネルをビューファインダのライトバルブとして採用した実施の形態を説明する。

【0203】図52は本発明のビューファインダの外観図であり、図53は図52の断面図である。ボデー53

10

20

30

40

50

4の内部には、集光レンズ531および表示パネル276が配置されている。また、接眼リング532の内部には接眼レンズ533が配置されている。501は蛍光発光管であり、蛍光発光管501が放射する光は遮光板502の中央部の穴から出射される。ボデー534、接眼リング532等は不要光を吸収するために、内面を黒色あるいは暗色に塗装している。なお、蛍光発光管501は発光ダイオード(LED)、蛍光発光素子(VFD)等を用いてもよい。あるいは、面発生源等を用いることもできる。また表示パネル276の入出射面には偏光板543を配置してもよい。この場合はさらに良好なコントラスト表示が可能となる。

【0204】一例として、表示パネル276の表示領域の対角長は約18mmであり、集光レンズ531は有効直径が20mm、焦点距離が15mmである。集光レンズ531は平凸レンズであり、平面側を発光素子501側に向けている。なお、集光レンズ531、接眼レンズ533はフレネルレンズに置き換えてもよい。フレネルレンズにすればビューファインダの体積を小さくでき、また、軽量化できる。

【0205】発光素子501から広い立体角に放射された光は、集光レンズ501により平行に近く、指向性の狭い光に変換され、表示パネル276の対向電極(図示せず)側から入射する。観察者は接眼カバー535に眼を密着させて、表示パネル276の表示画像を見ることがになる。つまり、観察者の瞳の位置はほぼ固定されている。表示パネル276の全面素が光を直進させる場合を仮定した時、集光レンズ531は発光素子501から放射され、集光レンズ531の有効領域に入射する光が接眼レンズ533を透過した後にはすべて観察者の瞳に入射するようにしている。このようにして観察者は、表示パネル276の小さな表示画像を拡大して見ることができる。

【0206】ビューファインダは観察者の瞳の位置が接眼カバー535によりほぼ固定されるため、その背後に配置する光源は指向性が狭くてもよい。光源として蛍光管を用いたライトボックスを用いる従来のビューファインダでは、表示パネル276の表示領域とほぼ同じ大きさの領域から、ある方向の微小立体角内に進む光だけが利用され、他の方向に進む光は利用されない。つまり、光利用効率が非常に悪い。

【0207】本発明では、発光体の小さな光源を用い、その発光体から広い立体角に放射される光を集光レンズ531により平行に近い光に変換する。こうすると、集光レンズ531からの出射光は指向性が狭くなる。観察者の視点が固定されておれば前述の狭い指向性の光でもビューファインダの用途に十分となる。発光体の大きさが小さければ、当然、消費電力も少ない。以上のように、本発明のビューファインダは観察者が視点を固定して表示画像を見ることが利用している。通常の直視液晶

表示パネルでは一定の視野角が必要であるが、ビューファインダは所定方向から表示画像を良好に観察できれば用途として十分である。なお、本発明のビューファインダとビデオカメラとも取り付け金具536でビデオカメラに(図示せず)固定される。

【0208】表示パネル276にはカラーフィルタ(図示せず)が取り付けられている。画素配置はいわゆる正方配置である。なお、デルタ配置でもよい。カラーフィルタはR、G、Bのいずれかの色を透過させる。カラーフィルタの構成物により各色の膜厚を制御してもよい。カラーフィルタの膜厚は、カラーフィルタの作製時に調整して形成する。つまり、カラーフィルタの膜厚をR、G、Bで変化させる。カラーフィルタの膜厚により、各画素上の液晶の膜厚はそれぞれのカラーフィルタ色に応じて調整することができる。Rの画素は液晶層の膜厚を厚くする。PD液晶表示パネル276ではR光において散乱特性が悪いからである。当然のことながら、R色は干渉膜フィルタにしてもよいことは言うまでもない。

【0209】接眼リング532のボデー534への挿入度合いを調整することにより、観察者の視力に合わせてピント調整を行うことができる。なお、接眼カバー535により観察者の眼の位置が固定されるので、ビューファインダの使用中に視点位置がずれることはほとんどない。視点が固定されておれば、液晶表示パネル276への光の指向性が狭くても観察者は良好な画像を見ることができる。さらに良好に見えるようにするには、発光素子501からの光の放射方向を最適な方向に移動させればよい。

【0210】蛍光発光管は外観としては豆電球状の形状である。ガラスからなるケースの直径は2.4mm~10mmである。その内部にはフィラメントおよびアノードが配置されている。フィラメントに直流4V~8V程度の電圧を印加することによりフィラメントは加熱される。アノードへの、印加電圧は直流15~25V程度である。アノード電圧により、フィラメントを加熱することにより放出された電子は加速される。ケースには水銀分子が封入されており、前記加速された電子は水銀分子と衝突する事により紫外線を放出する。この紫外線がワーク内面に塗布された蛍光体を励起し可視光が発生する。このような発光素子501としてミニパイロ電機社製の蛍光発光管(ルナライト05シリーズ)がある。あるいは東北電子(株)の直径2.4mmのものがある。

【0211】アノード端子をパルス駆動を行うことにより、放射する光量を調整できる。パルスの周期は30ヘルツ以上とし、好ましくは60ヘルツ以上とする。アノードに印加する電圧をパルス信号とすることにより、パルス幅に比例して放射光量を可変できる。

【0212】以上のように、本発明のビューファインダは発光素子501の小さな発光体から広い立体角に放射される光を、集光レンズ531により効率良く集光する

ので、蛍光管を用いた面光源のバックライトを用いる場合に比較して、光源の消費電力を大幅に低減することができる。

【0213】図52は本発明の表示パネル276をビューファインダに適用した例であるが、図50のようにビデオモニターとしても適用できる。図50はビデオモニターの断面図である。

【0214】発光ランプ501から出射された光は、アパーチャ502の穴から出射され、ミラー303で反射されて光路を折り曲げられる。ミラー303で反射させるのはビデオモニターの奥ゆきを短くするためである。反射した光はフレネルレンズ312aに入射し、略平行光に変換される。前記変換された光は表示パネル276に入射し、前記表示パネル276は映像信号にもとづいて入射光を変調する。表示パネル276には透明基板414を取りつけ2次散乱光の発生を防止して表示コントラストを向上させている。

【0215】本発明の表示パネルは直視型の表示装置にも適用できる。図51はその構成図である。棒状の蛍光管513から放射された白色光は反射シート514で反射され、または直接に導光板512に入射する。反射シートとしてはポリエステルフィルムに銀を蒸着したもの等が例示される。また、導光板512の厚み $d_2$ と蛍光管の直径 $d_1$ とは $d_2 > 2d_1$ かつ $3d_2 < 4d_1$ の関係を満足させる。前記範囲で導光板へ入射する光量が多くなり、光利用率が高くなる。

【0216】導光板512の表面には拡散点が形成され、拡散点に入射した光は導光板512から出射する。導光板512上にはプリズムシート511が1枚もしくは2枚配置されている。プリズムシート511は狭指向性の光に変換する機能を有する。

【0217】

【発明の効果】本発明の表示パネルはトランスファゲート(TG)を駆動するインバータ等の電源電圧を高くして、画素電極に高電圧を書き込めるようにしているため、PD液晶層を十分に光透過状態にできる。そのため高コントラスト表示ができる。また、電源配線とグランドパターン間にコンデンサを形成し、またチップコンデンサを突起電極を介してアレイ基板と接続することにより、電源配線の電圧降下を防止でき、結果として画素電極等に十分に電圧を印加できる。そのため、高コントラスト表示を行える。

【0218】同時にソース信号線一端にPC回路を形成することにより、画素電極に十分な電圧を印加でき、高コントラスト表示を実現できる。

【0219】またアレイ基板上に薄膜抵抗を形成し、これらをトリミングすることにより信号振幅またはクロック等の振幅を一定値に調整することができるため、画面にすじ等が発生せず高品画像を表示できる。また温度センサを用いてYドライバ回路等の温度を検出し、Yドラ

イバ回路のタイミング制御にフィードバックをかけている。そのため、画面の位置ずれが生ぜず、高品位画像を実現できる。

【0220】さらに、本発明は自然画と黒ラスタ表示を交互に行うため、動画表示のきれがよくなり動画ボケが生ぜず、高品位画像表示を実現できる。

【0221】さらに、アモルファスシリコン膜を結晶化する場合、うす電流を発生させて結晶化を行うため、高モビリティの半導体膜を均一に形成することができる。その結果として、画素電極等に十分な電圧を印加でき、またMOSトランジスタの温度依存性も小さくなることから、高コントラスト高品位画像表示を実現できる。

【図面の簡単な説明】

【図1】 本発明の表示パネルの構成図である。

【図2】 本発明の表示パネルの構成図である。

【図3】 MOSトランジスタ素子の説明図である。

【図4】 MOSトランジスタ素子の説明図である。

【図5】 MOSトランジスタ素子の説明図である。

【図6】 MOSトランジスタ素子の説明図である。

【図7】 本発明の表示パネルの構成図である。

【図8】 本発明の表示パネルの構成図である。

【図9】 本発明の表示パネルの構成図である。

【図10】 本発明の表示パネルの構成図である。

【図11】 本発明の表示パネルの電源配線の構成図である。

【図12】 図11の断面図である。

【図13】 本発明の表示パネルの構成図である。

【図14】 本発明の表示パネルの駆動回路のブロック図である。

【図15】 本発明の表示パネルの構成図である。

【図16】 本発明の表示パネルの駆動方法の説明図である。

【図17】 本発明の表示パネルの駆動方法の説明図である。

【図18】 液晶表示パネルの駆動方法の説明図である。

【図19】 液晶表示パネルの駆動方法の説明図である。

【図20】 本発明の表示パネルの説明図である。

【図21】 図20の等価回路図である。

【図22】 本発明の表示パネルの説明図である。

【図23】 図22の等価回路図である。

【図24】 本発明の表示パネルの駆動方法の説明図である。

【図25】 本発明の表示パネルの構成図である。

【図26】 本発明の表示パネルの説明図である。

【図27】 本発明の表示パネルの断面図である。

【図28】 本発明の表示パネルの説明図である。

【図29】 本発明の表示パネルの断面図である。

【図30】 本発明の液晶プロジェクトの説明図であ

る。

【図 3 1】 本発明の液晶プロジェクタの説明図である。

【図 3 2】 本発明の液晶プロジェクタに用いる光学部品の説明図である。

【図 3 3】 本発明の液晶プロジェクタに用いる光学部品の説明図である。

【図 3 4】 本発明の投射型表示装置に用いる光学部品の特性図である。

【図 3 5】 本発明の投射型表示装置に用いる光学部品の特性図である。 10

【図 3 6】 本発明の投射型表示装置に用いる光学部品の特性図である。

【図 3 7】 メタルハライドランプの分光特性図である。

【図 3 8】 表示パネルに入射する光の分光特性図である。

【図 3 9】 カラーフィルタを通過する光の分光特性図である。

【図 4 0】 投射型表示装置の色度図である。 20

【図 4 1】 本発明の他の実施の形態における投射型表示装置の構成図である。

【図 4 2】 本発明の他の実施の形態における投射型表示装置の構成図である。

【図 4 3】 本発明の他の実施の形態における投射型表示装置の構成図である。

【図 4 4】 本発明の投射型表示装置の説明図である。

【図 4 5】 本発明の投射型表示装置の説明図である。

【図 4 6】 本発明の投射型表示装置の説明図である。

【図 4 7】 本発明の投射型表示装置の説明図である。 30

【図 4 8】 本発明の投射型表示装置の説明図である。

【図 4 9】 本発明の他の実施の形態における投射型表示装置の説明図である。

【図 5 0】 本発明の表示装置の断面図である。

【図 5 1】 本発明の他の実施の形態における表示装置の構成図である。

【図 5 2】 本発明のビューファインダの斜視図である。

【図 5 3】 本発明のビューファインダの斜視図である。 40

【図 5 4】 従来の投射型表示装置の構成図である。

【図 5 5】 TN液晶表示パネルの説明図である。

【図 5 6】 従来の投射型表示装置の特性の説明図である。

【図 5 7】 高分子分散液晶表示パネルの動作の説明図である。

【図 5 8】 本発明の表示パネルの一部断面図である。

【図 5 9】 本発明の表示パネルの構成図である。

【図 6 0】 本発明の表示パネルの構成図である。

【図 6 1】 本発明の表示パネルの製造方法の説明図で 50

ある。

【図 6 2】 本発明の表示パネルの駆動方法の説明図である。

【図 6 3】 本発明の表示パネルの駆動回路の説明図である。

【図 6 4】 本発明の表示パネルの駆動方法の説明図である。

#### 【符号の説明】

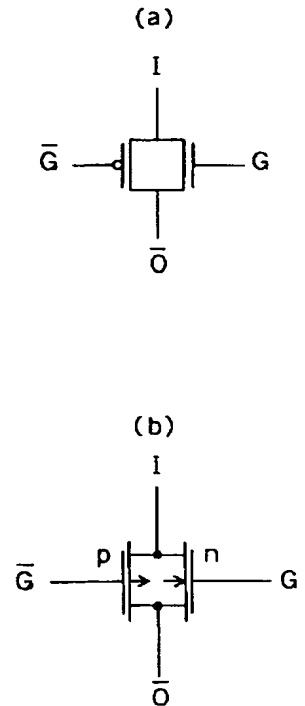
1 1 Yドライバ  
1 2 Xドライバ  
1 3 表示領域  
1 4 付加容量  
1 5 液晶層  
1 7 Y制御端子  
1 8 X制御端子  
1 9 共通電極  
2 1 シフトレジスタ回路  
2 2 バッファ回路  
7 1 シフトレジスタ回路  
7 2 バッファ回路  
7 3 オンオフ回路  
1 1 1 ピンホール  
1 2 1 グランドパターン  
1 2 2 誘電体膜  
1 2 3 電源配線  
1 2 4 保護膜  
1 3 1 チップコンデンサ  
1 3 2 電極  
1 3 3 突起電極  
1 3 4 導電接合層  
1 3 5 ITO電極  
1 3 6 薄膜  
1 3 7 配線  
1 4 1 液晶表示パネル  
1 4 2 PLL  
1 4 3 相展開回路  
1 4 4  $\gamma$ 処理回路  
1 4 5 反転処理回路  
1 4 6 パネルクロック発生回路  
1 4 7 温度センサ  
1 4 8 カウンタ  
1 8 1 画素  
2 0 1 絶縁膜  
2 0 2 コンタクトホール  
2 0 3 薄膜抵抗  
2 0 4 出力配線  
2 0 5 入力配線  
2 0 6 トリミング溝  
2 2 2 増幅回路  
2 5 1 放熱板



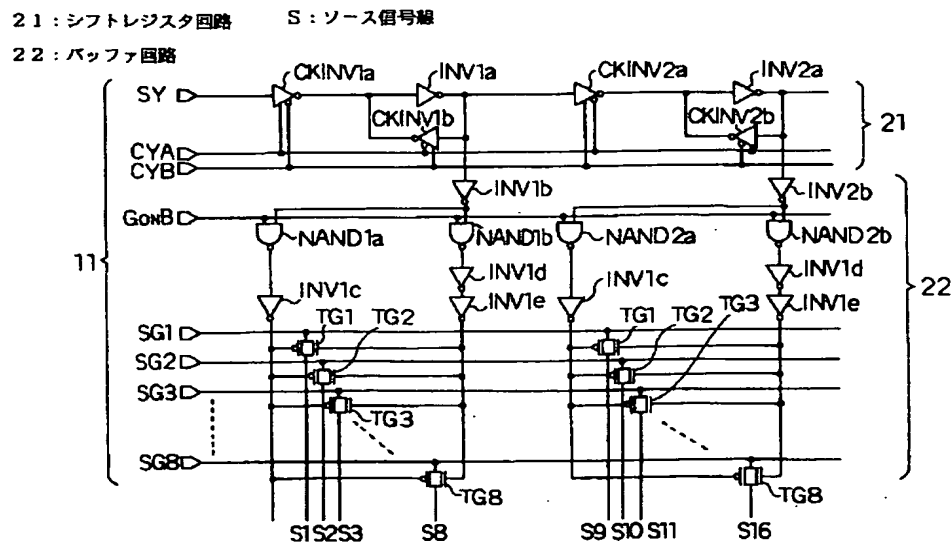
2 5 2 接着層  
 2 7 1 絶縁膜  
 2 7 3 平滑層  
 2 7 4 カラーフィルタ  
 2 7 5 干渉膜フィルタ  
 2 7 6 高分子分散 (PD) 液晶表示パネル  
 3 0 1 光学ブロック  
 3 0 2 投射レンズ  
 3 0 3 ミラー  
 3 0 4 筐体  
 3 0 5 スクリーン  
 3 1 1 色改善フィルタ  
 3 1 2 レンズ  
 3 2 1 ガラス基板  
 3 2 2, 3 2 3, 3 3 2, 3 3 3 誘電体多層膜  
 3 2 4, 3 2 5, 3 3 4, 3 3 5 誘電体薄膜  
 4 1 1 光軸  
 4 1 2 光結合層  
 4 1 3 光吸収膜  
 4 1 4 OC板  
 4 1 5 反射防止膜  
 5 4 1 平面ミラー  
 4 3 1 a 後群レンズ  
 4 3 1 b 前群レンズ  
 4 3 2 発光体  
 4 3 3 実像  
 4 3 4 入力部収束レンズアレイ  
 4 3 5 中央部収束レンズアレイ  
 4 3 6 絞り (照明光側)  
 4 3 7 出口部収束レンズ  
 4 3 8 絞り (投射レンズ側)  
 4 3 9 入力部収束レンズ  
 4 4 0 中央部収束レンズ  
 4 4 1 2次発光体  
 4 9 1 ダイクロイックミラー  
 3 1 2 a フレネルレンズ  
 5 0 1 蛍光ランプ  
 5 0 2 アパーチャ  
 5 0 3 穴  
 5 1 1 プリズム板 (シート)  
 5 1 2 拡散板 (光散乱シート)

5 1 3 蛍光管  
 5 1 4 反射シート (反射板)  
 5 3 5 接眼ゴム  
 5 3 6 取り付け金具  
 5 3 1 集光レンズ  
 5 3 2 接眼リング  
 5 3 3 接眼レンズ  
 5 3 4 ボディ  
 5 4 1 光源  
 10 5 4 1 a メタルハライドランプ (発光手段)  
 5 4 1 b 凹面鏡  
 5 4 1 c UVIRカットフィルタ  
 5 4 2 フィールドレンズ  
 5 4 3 偏光板  
 5 4 4 対向基板  
 5 4 5 アレイ基板  
 5 4 6 カラーフィルタ  
 5 4 7 TN (ツイストネマティック) 液晶  
 5 4 8 TN液晶表示パネル  
 20 5 4 9 投射レンズ  
 5 5 0 光軸  
 5 5 1 対向電極  
 5 5 2 画素電極  
 5 5 4 TFT  
 5 5 5 ソース信号線  
 5 7 1 水滴状液晶  
 5 7 2 ポリマー  
 5 7 3 PD液晶層  
 5 7 4 PD液晶表示パネル  
 30 5 8 1 ガラスコート膜  
 5 9 1, 5 9 2 インバータ  
 6 0 1 サーミスタ  
 6 0 2 封止樹脂  
 6 1 1 遮光金属膜  
 6 1 2 絶縁膜  
 6 1 3 アモルファスシリコン膜  
 6 1 4 (エキシマ) レーザ光  
 6 3 1 A/D変換回路  
 6 3 2 Fメモリ  
 40 6 3 3 ラスター設定回路  
 6 3 4 倍速読み出し回路

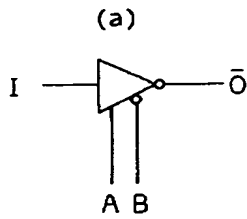
【図 5】



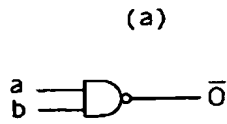
【図 2】



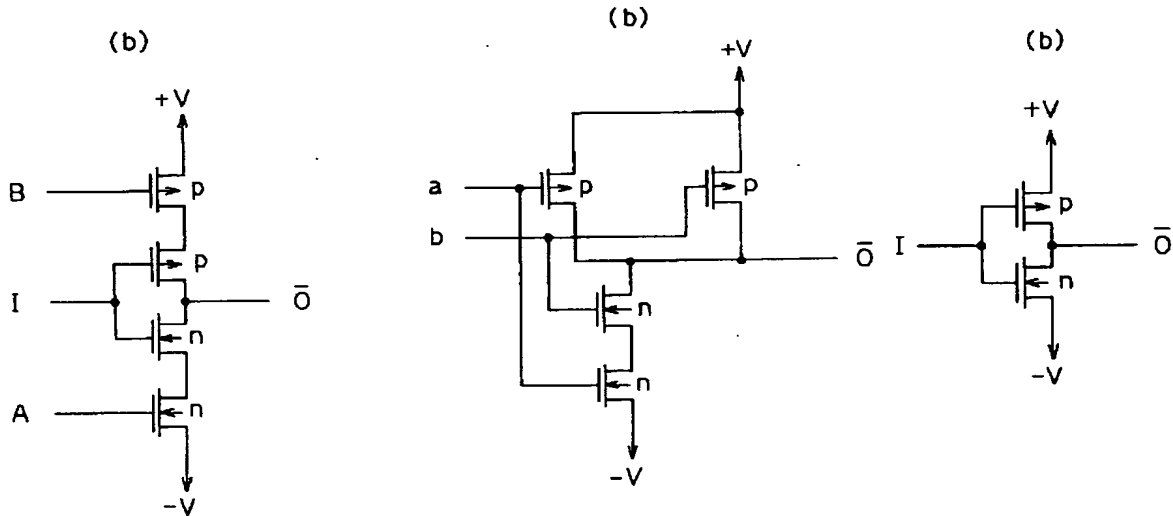
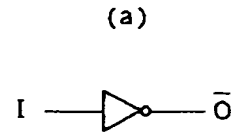
【図 3】



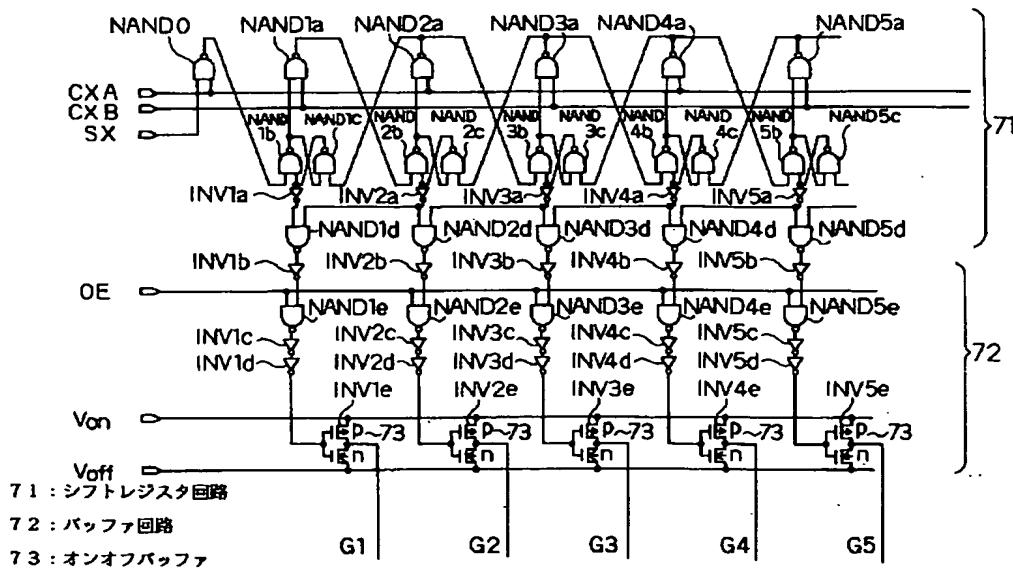
【図 4】



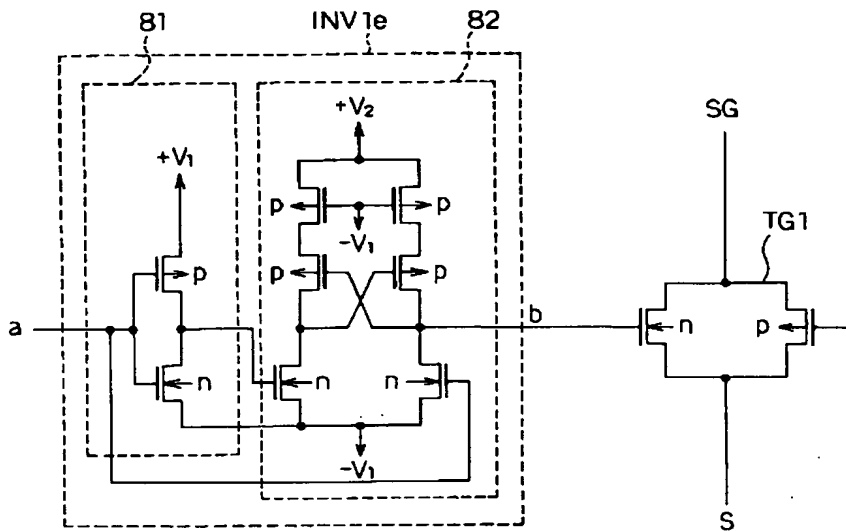
【図 6】



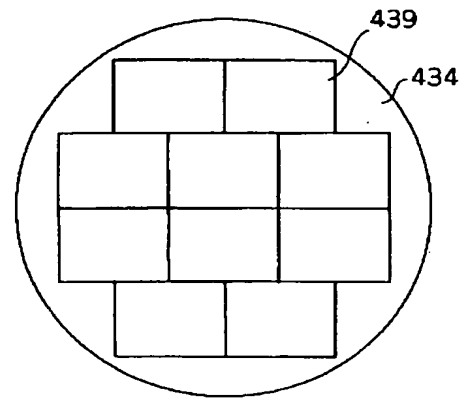
【図 7】



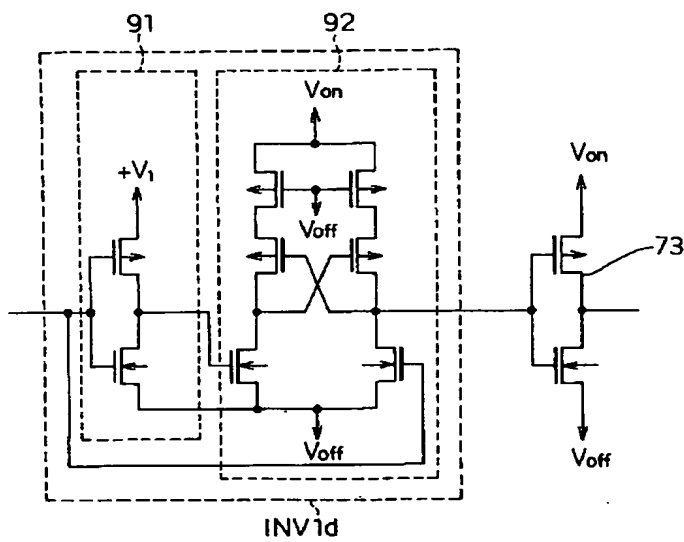
【図 8】



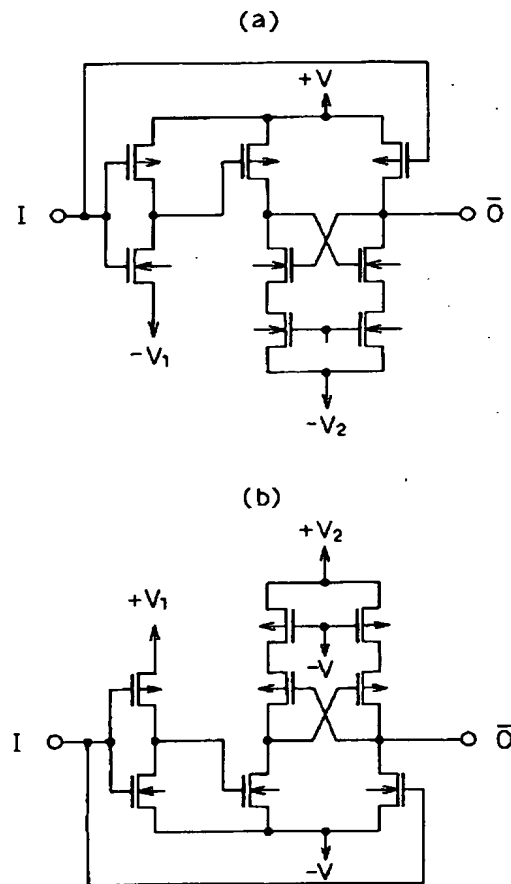
【図 4 4】



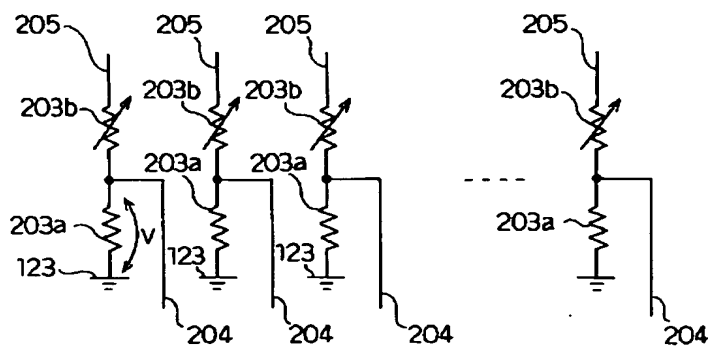
【図 9】



【図 1 0】

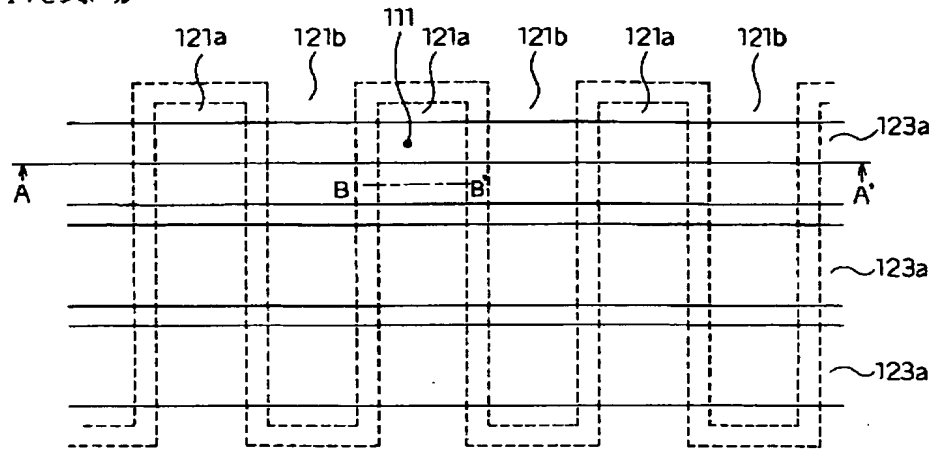


【図 2 1】



【図11】

111:ピンホール



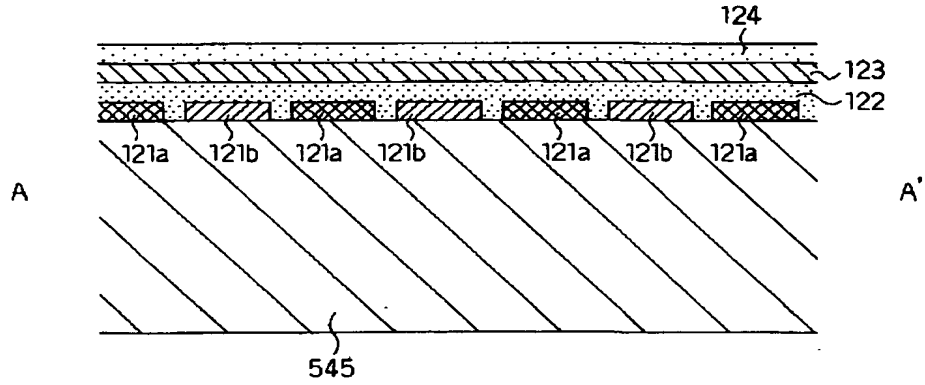
【図12】

121a, 121b: グランドパターン

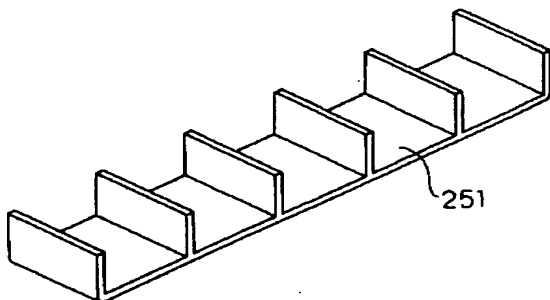
122: 誘電体膜

123: 電源配線

124: 保護膜

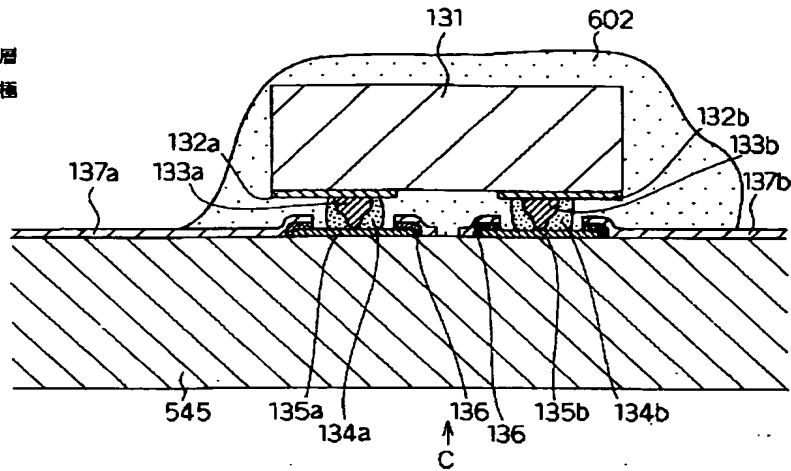


【図26】

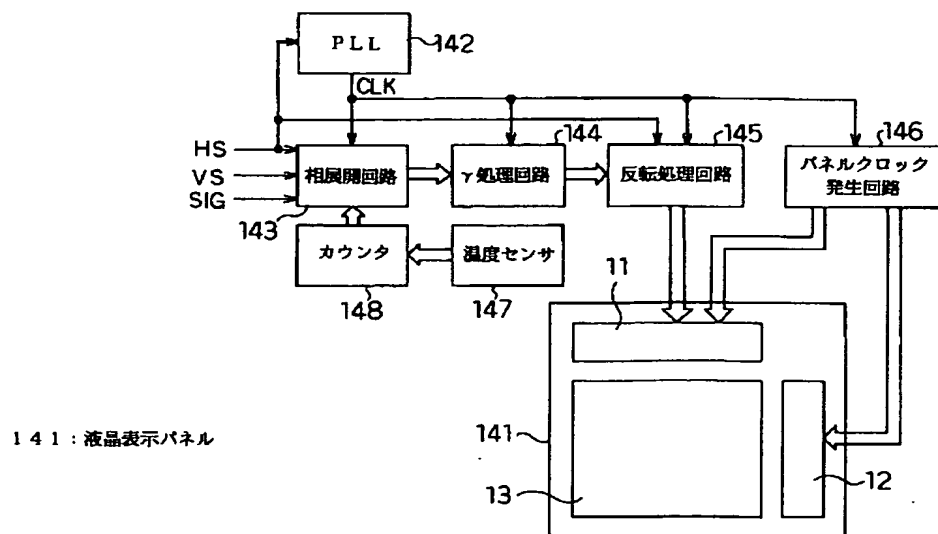


【図13】

- 131: チップコンデンサ  
 132: 電極  
 133: 突起電極  
 134: 導電接合層  
 135: ITO電極  
 136: 薄膜  
 137: 配線

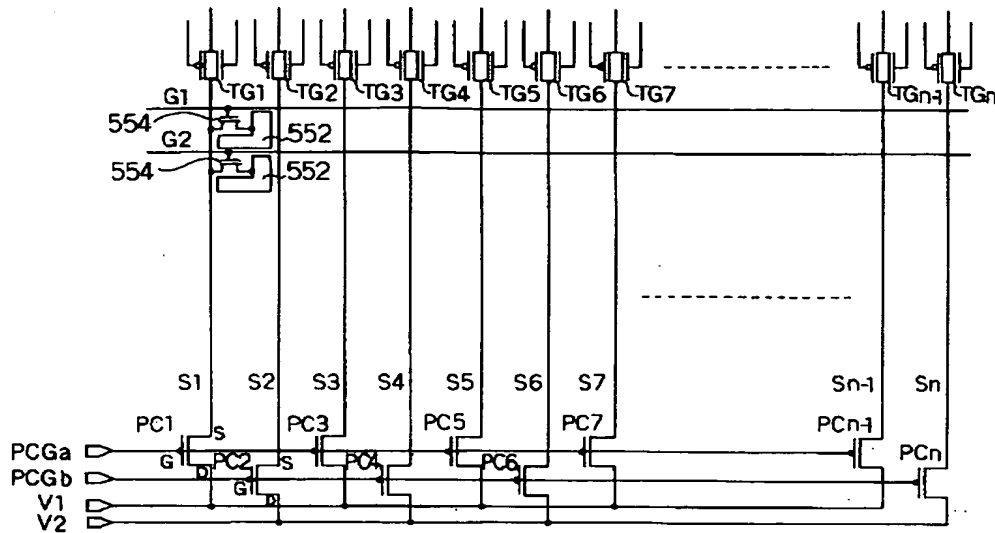


【図14】

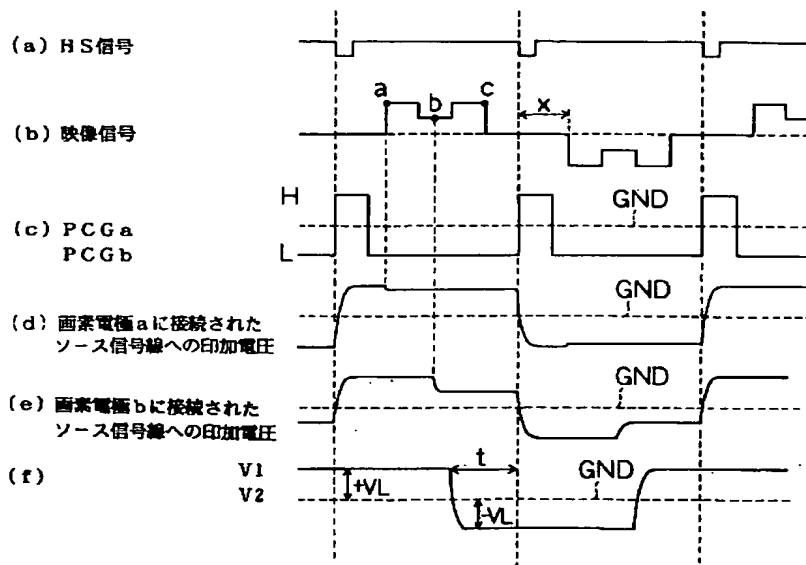


141: 液晶表示パネル

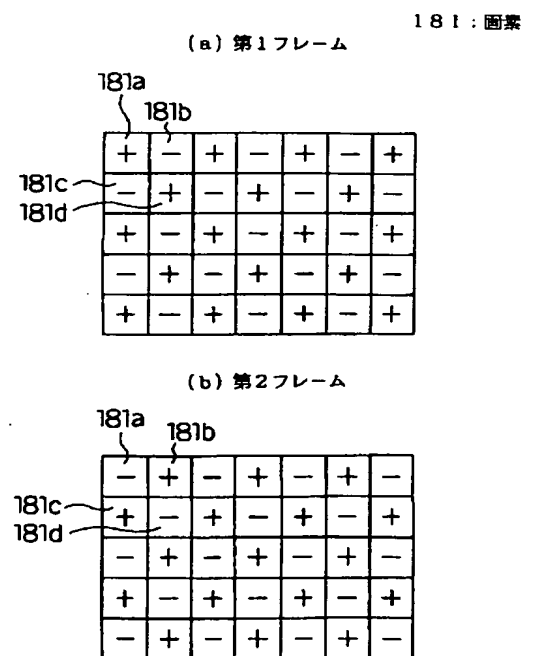
【図 15】



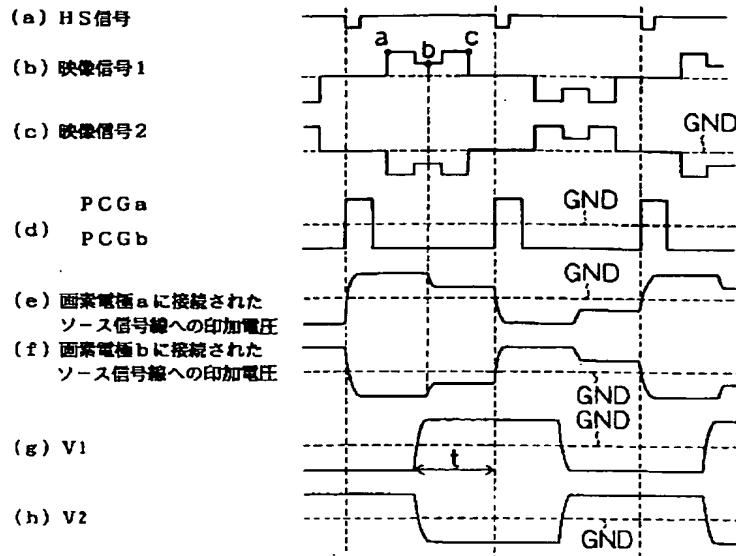
【図 16】



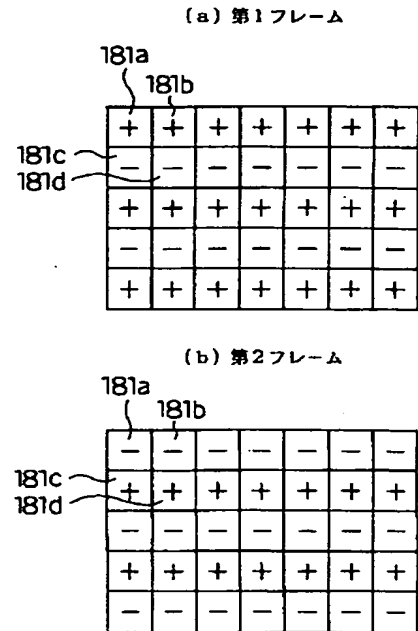
【図 18】



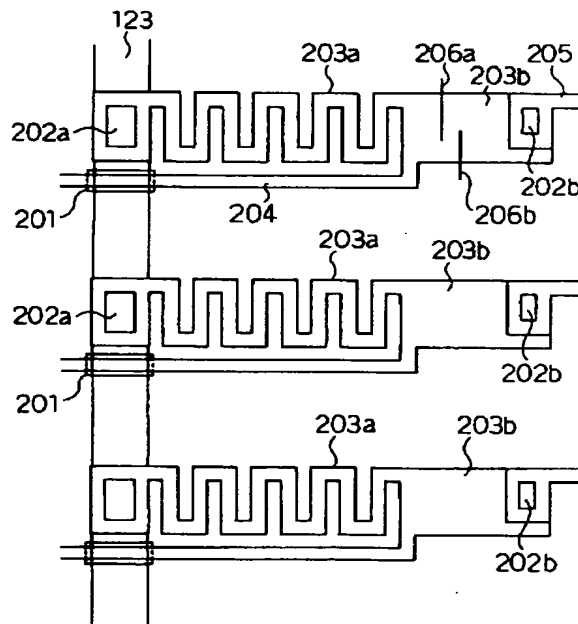
【図 17】



【図 19】

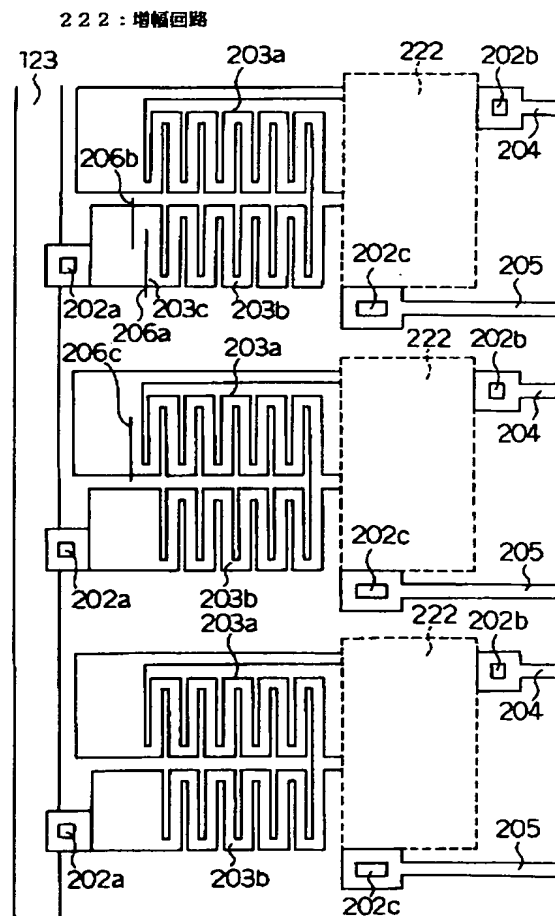


【図 20】



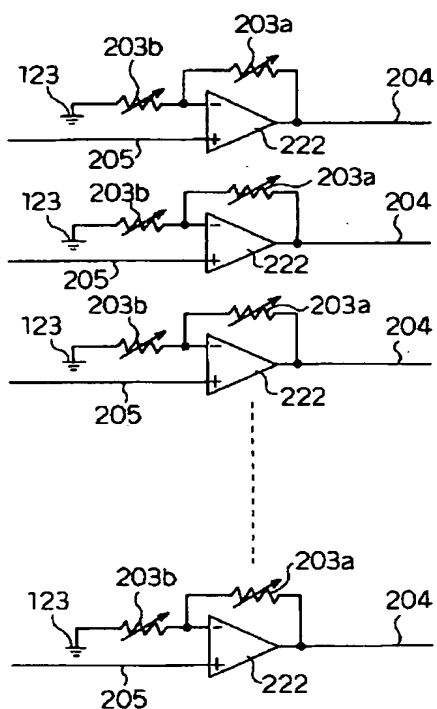
- 201: 絶縁膜  
202: コンタクトホール  
203: 薄膜抵抗  
204: 出力配線  
205: 入力配線  
206: トリミング抵抗

【図 22】

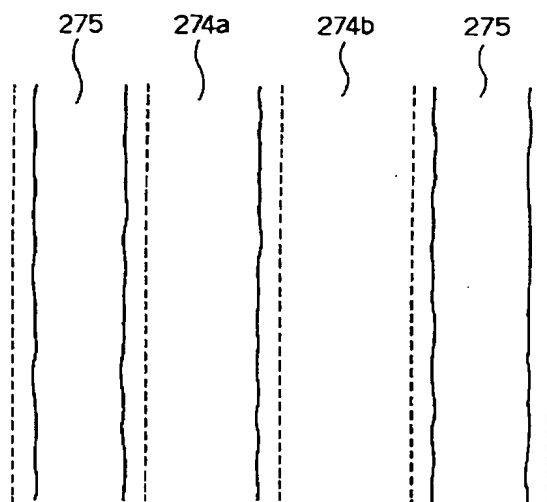




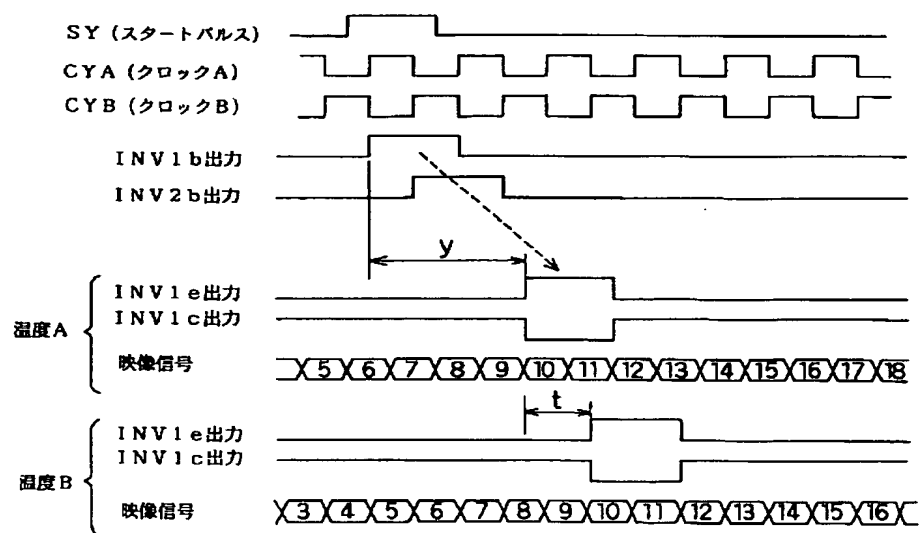
【図 2 3】



【図 2 8】

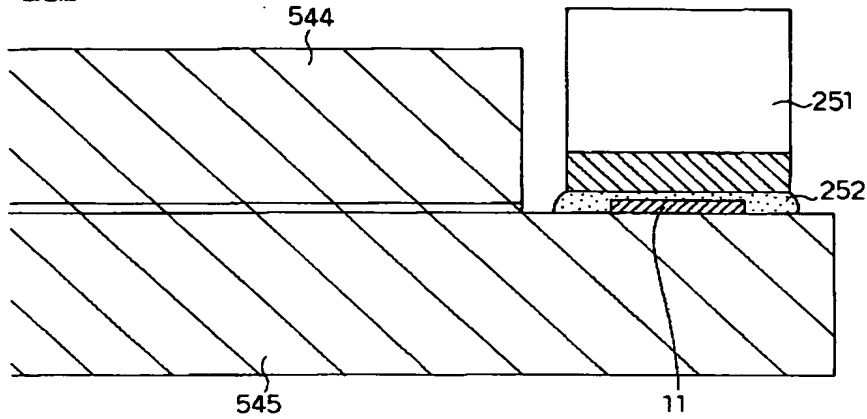


【図 2 4】

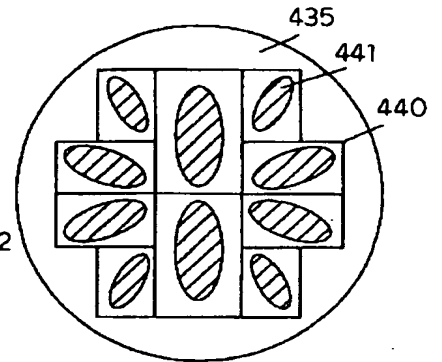


【図25】

251: 放熱板  
252: 接着層

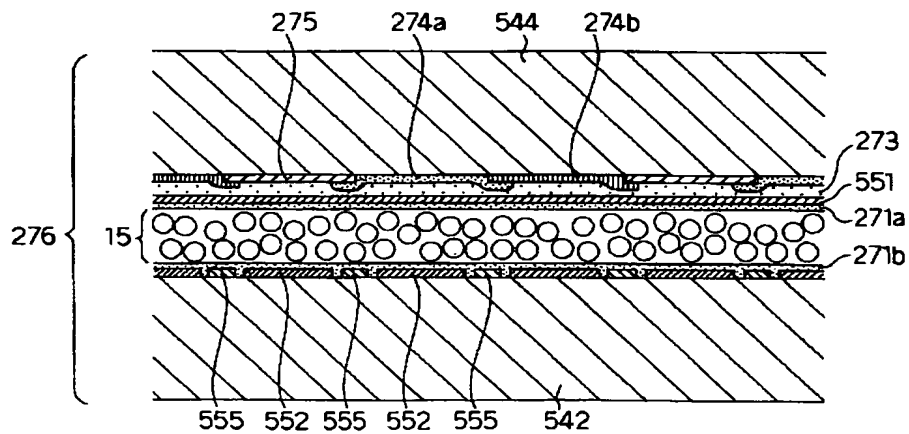


【図47】

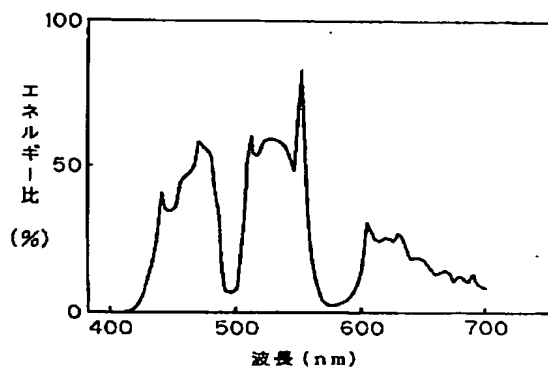


【図27】

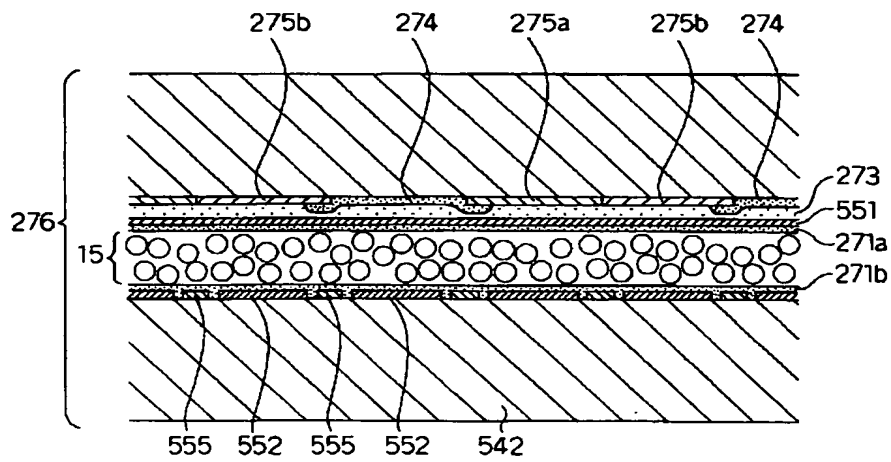
271: 絶縁膜  
273: 平滑層  
274: カラーフィルタ  
275: 干渉膜フィルタ  
276: 高分子分散液晶表示パネル



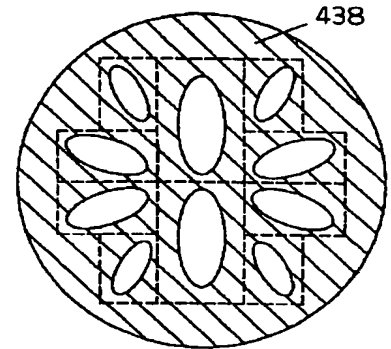
【図38】



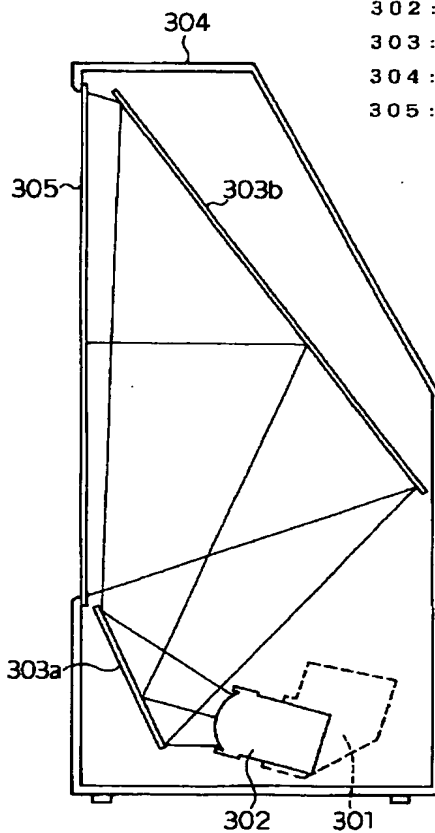
【図 29】



【図 48】

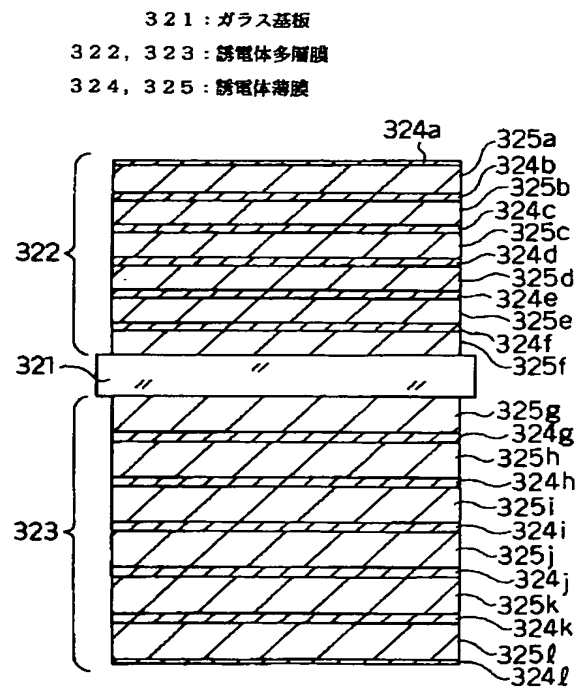


【図 30】



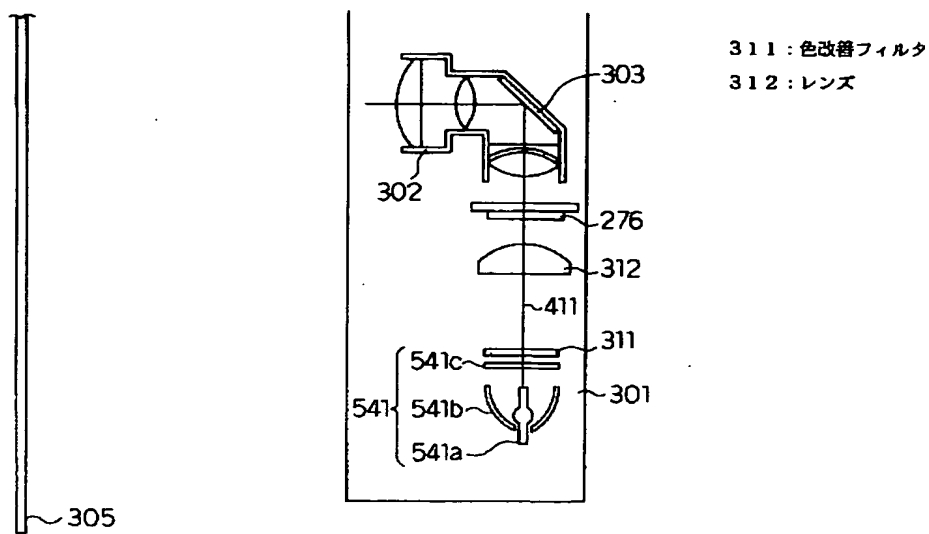
- 301 : 光学ブロック  
 302 : 投射レンズ  
 303 : ミラー  
 304 : 筐体  
 305 : スクリーン

【図 32】



- 321 : ガラス基板  
 322, 323 : 誘電体多層膜  
 324, 325 : 誘電体薄膜

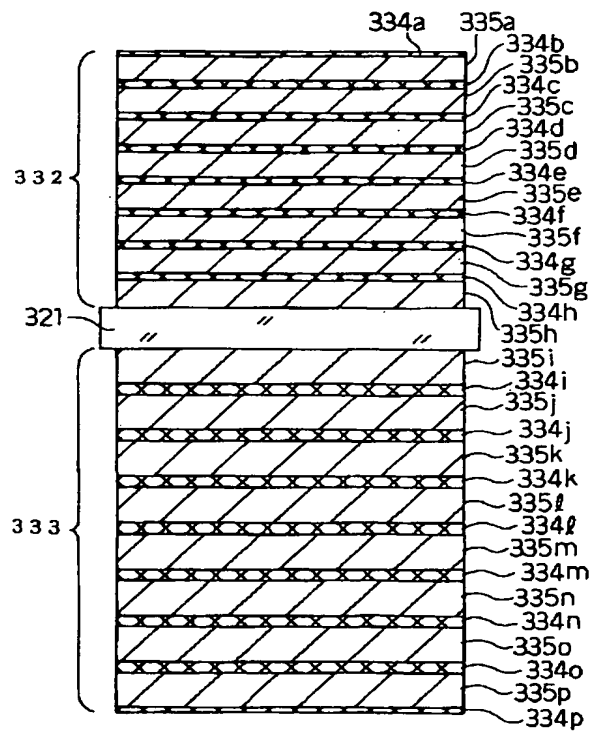
【図 3 1】



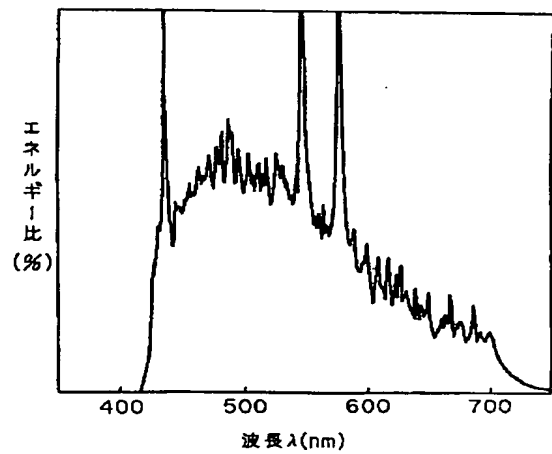
【図 3 3】

332, 333: 誘電体多層膜

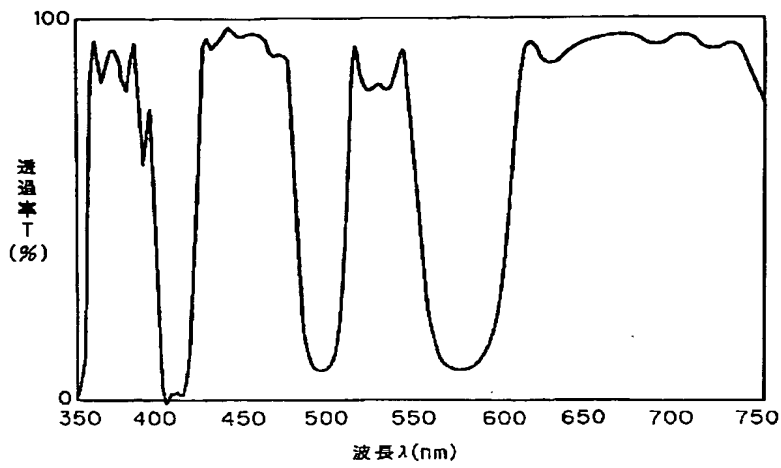
334, 335: 誘電体薄膜



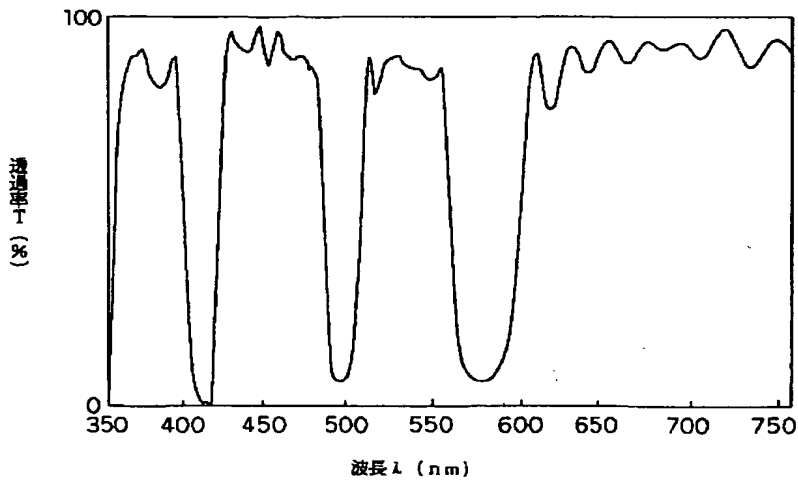
【図 3 7】



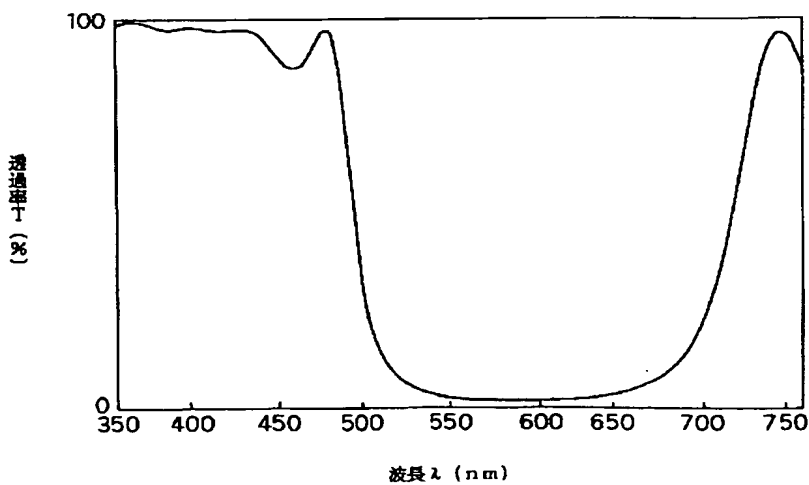
【図 3 4】



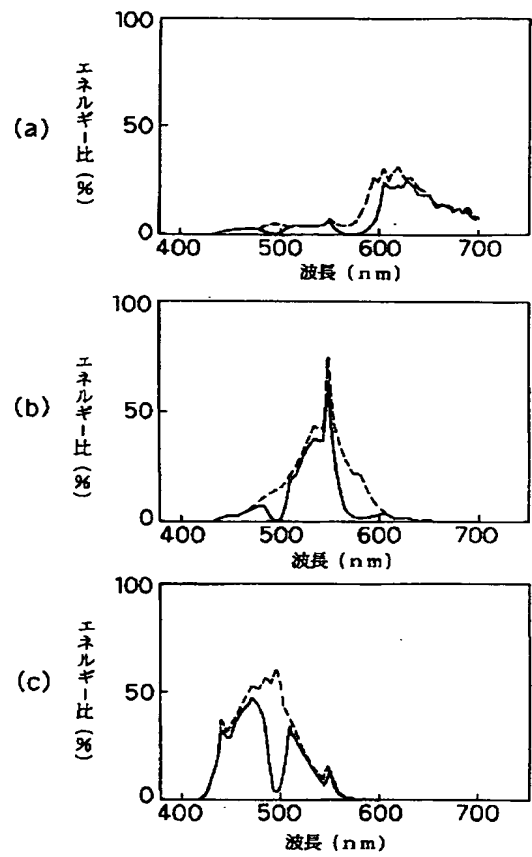
【図 3 5】



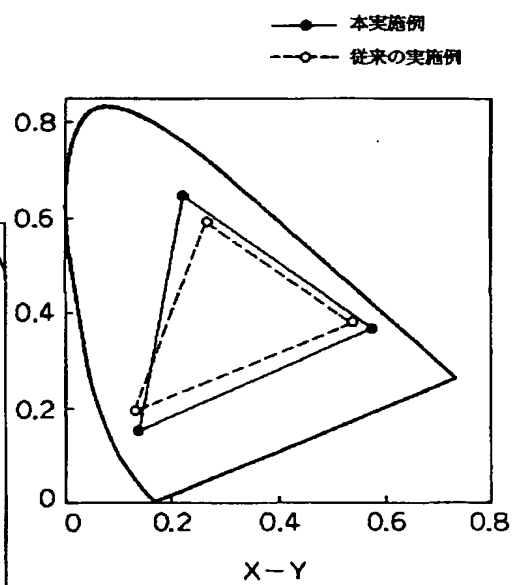
【図 3 6】



【図 3 9】

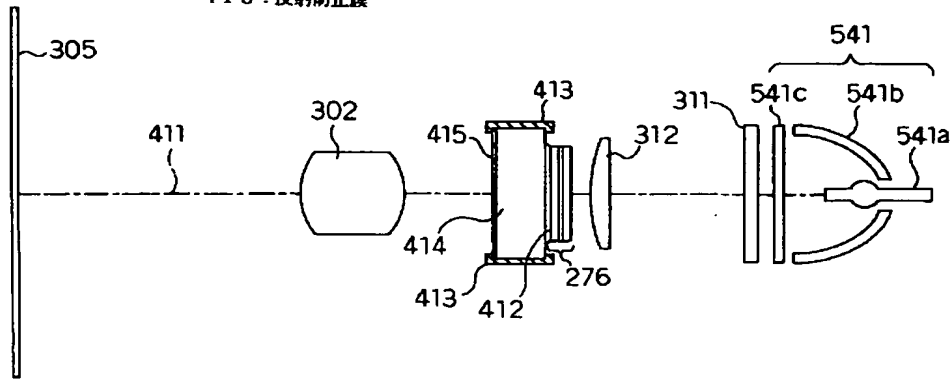


【図 4 0】

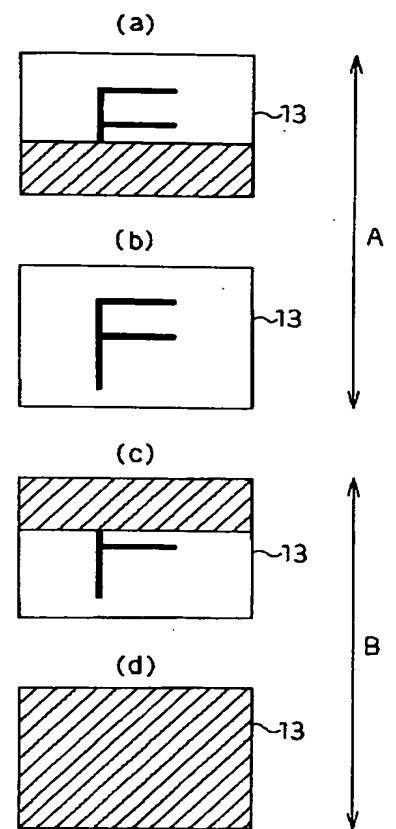


【図 4 1】

411 : 光軸  
 412 : 光吸収膜  
 413 : 光結合層  
 414 : OC板  
 415 : 反射防止膜

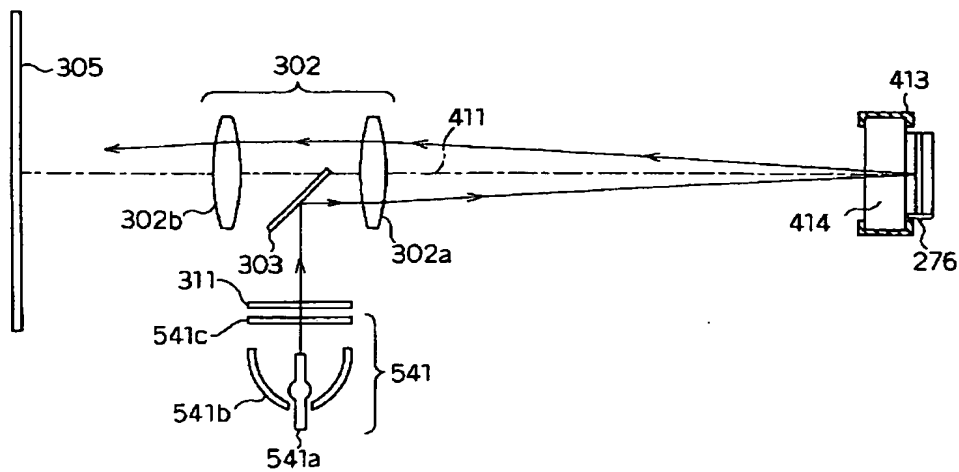


【図 6 2】

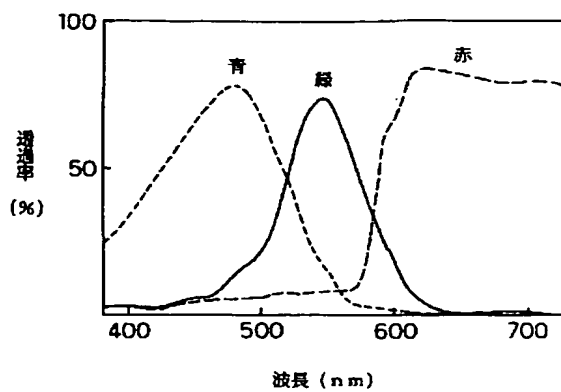


【図 4 2】

303 : 平面ミラー

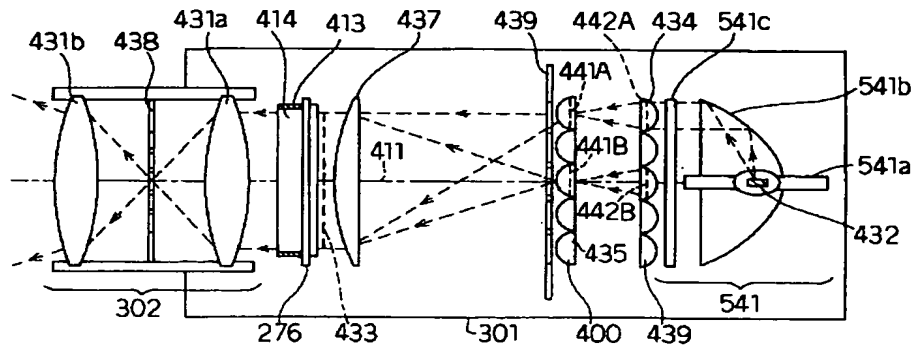


【図 5 6】

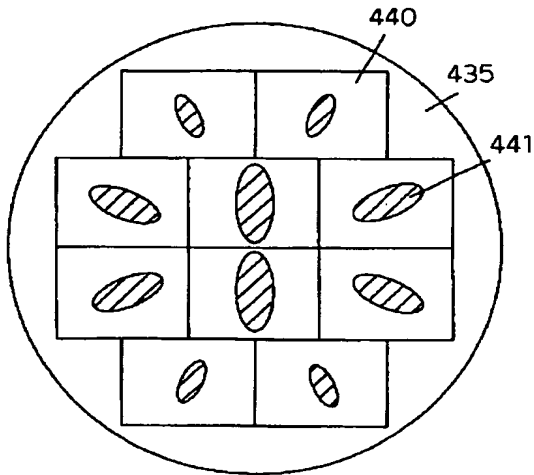


【図 4 3】

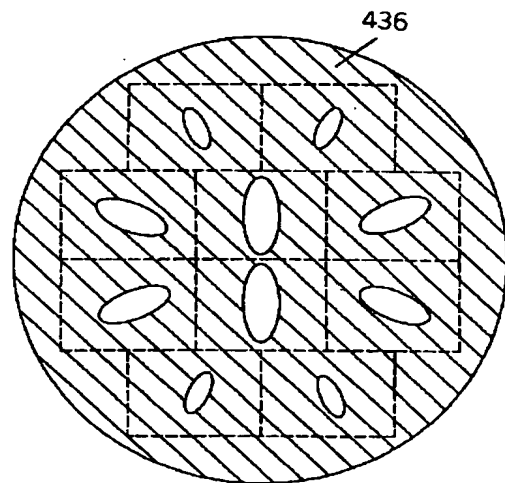
- |                  |                  |
|------------------|------------------|
| 431a: 後群レンズ      | 436: 絞り (照明光側)   |
| 431b: 前群レンズ      | 437: 出力部収束レンズ    |
| 432: 発光体         | 438: 絞り (投射レンズ側) |
| 433: 実像          | 439: 入力部収束レンズ    |
| 434: 入力部収束レンズアレイ | 440: 中央部収束レンズ    |
| 435: 中央部収束レンズアレイ | 441: 2次発光体       |



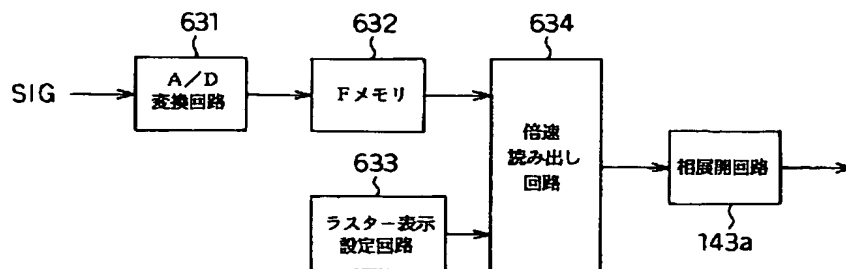
【図 4 5】



【図 4 6】

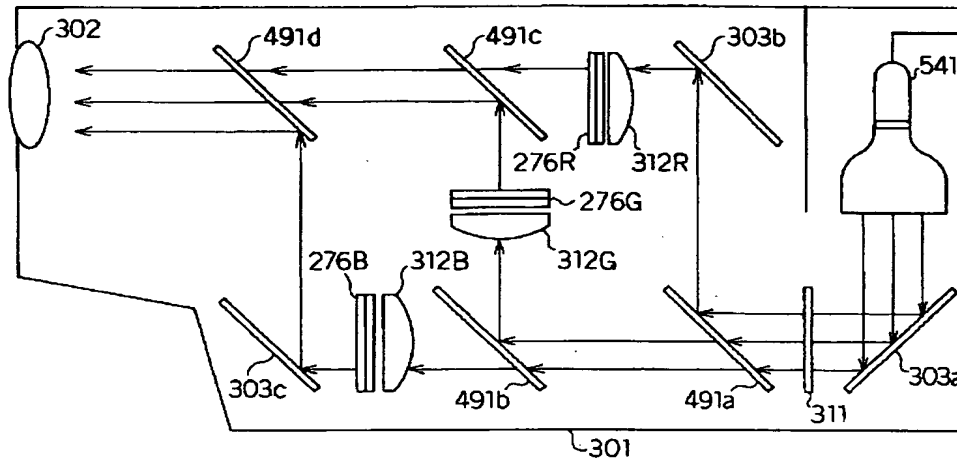


【図 6 3】



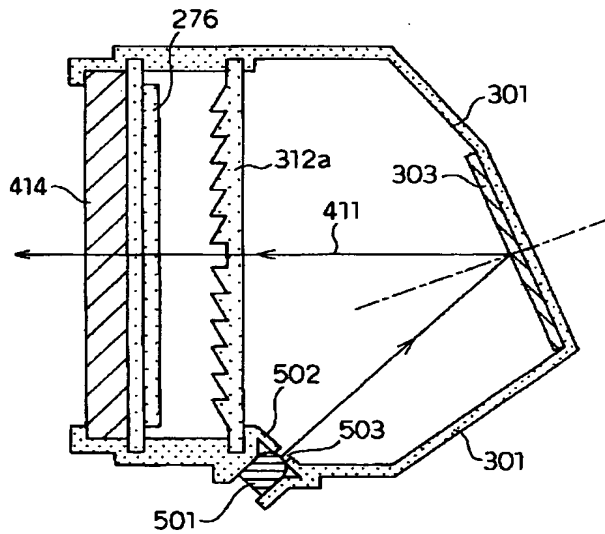
【図49】

491: ダイクロイックミラー



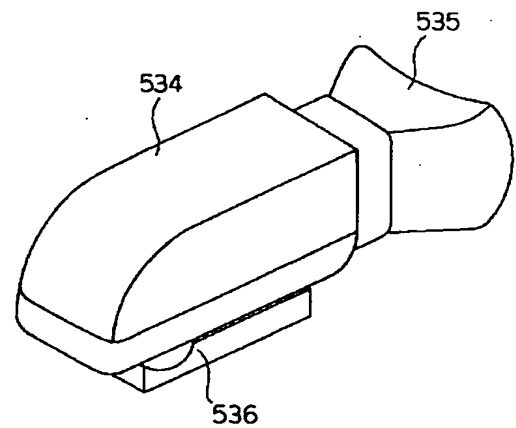
【図50】

312a: フレネルレンズ  
 501: 蛍光ランプ  
 502: アパーチャ  
 503: 穴



【図52】

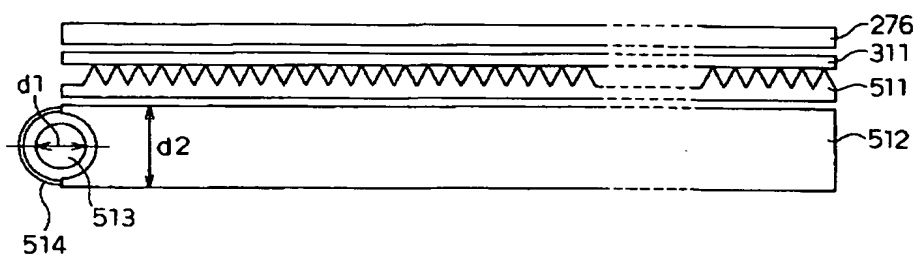
535: 接眼ゴム  
 536: 取付け金具





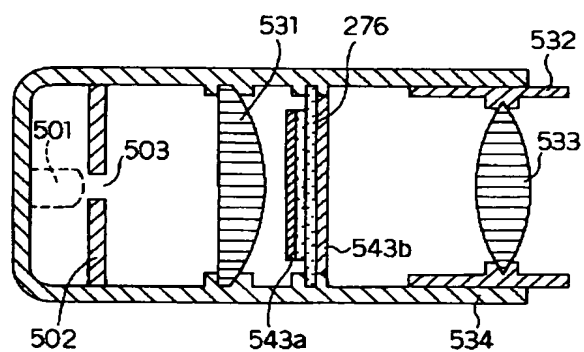
【図 5 1】

- 511: プリズム板  
 512: 拡散板  
 513: 蛍光管  
 514: 反射シート



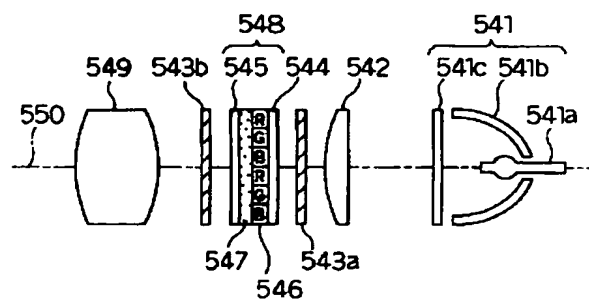
【図 5 3】

- 531: 集光レンズ  
 532: 接眼リング  
 533: 接眼レンズ  
 534: ボディ



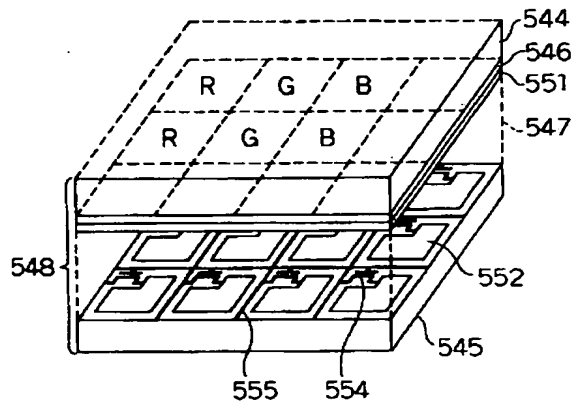
【図 5 4】

- 541: 光源  
 541a: メタルハライドランプ  
 541b: 凹面鏡  
 541c: UVIRカットフィルタ  
 542: フィールドレンズ  
 543a, 543b: 偏光板  
 544: 対向基板  
 545: アレイ基板  
 546: カラーフィルタ  
 547: TN液晶層  
 548: TN液晶パネル  
 549: 投射レンズ  
 550: 光軸



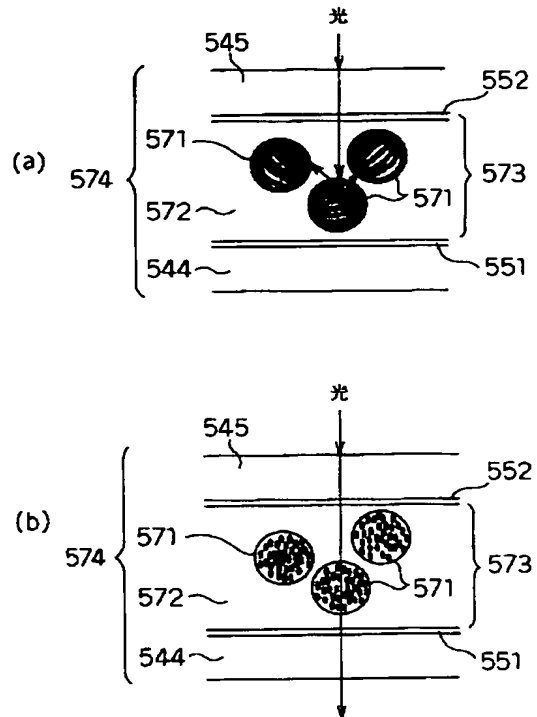
【図 5 5】

551 : 対向電極  
 552 : 画素電極  
 554 : 薄膜トランジスタ  
 (TFT)  
 555 : ソース信号線



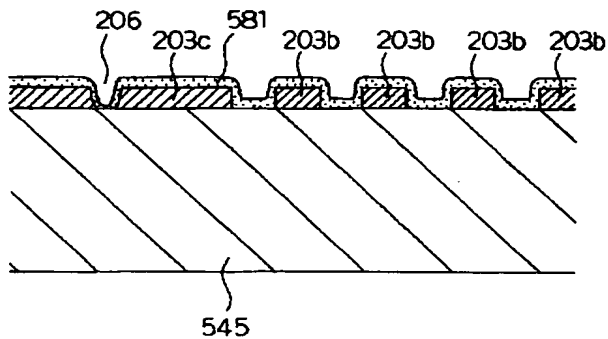
【図 5 7】

571 : 水滴状液晶  
 572 : ポリマー  
 573 : 高分子分散 (PD) 液晶層  
 574 : PD液晶表示パネル



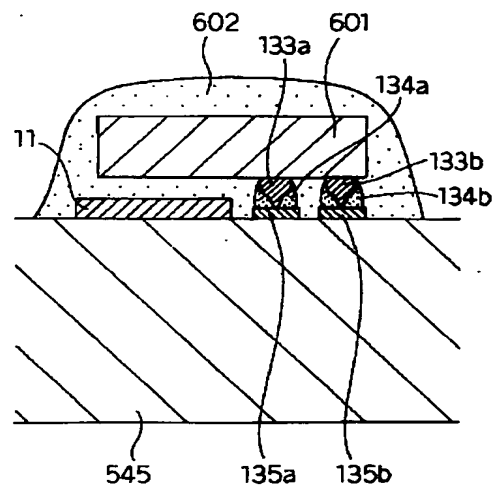
【図 5 8】

581 : ガラスコート膜



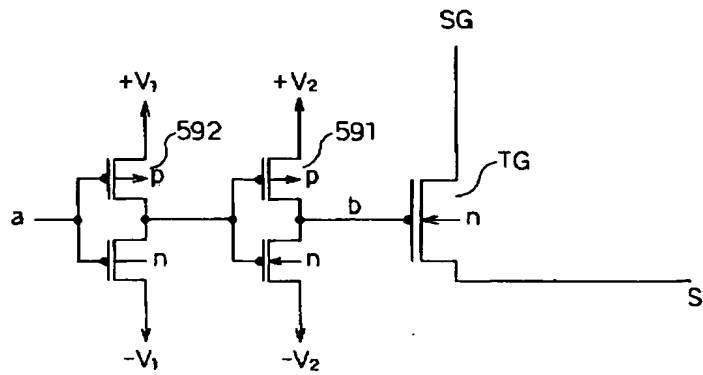
【図 6 0】

601 : サーミスタ  
 602 : 封止樹脂

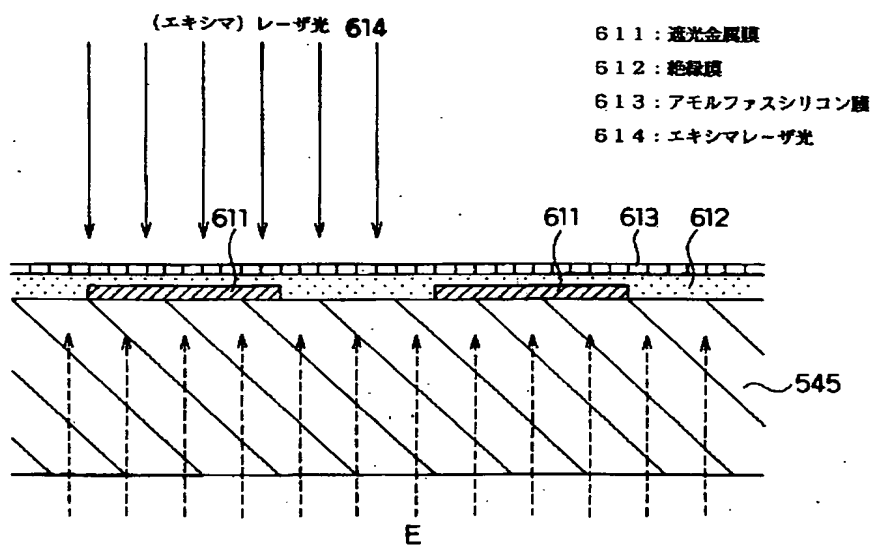


【図 5 9】

591, 592: INV



【図 6 1】



【図 6 4】

